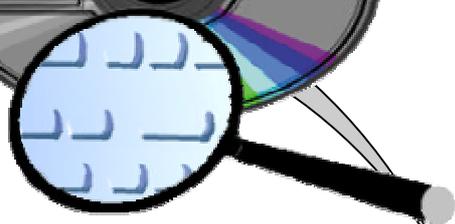
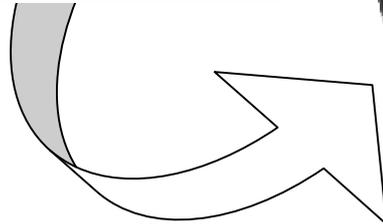


... DE ME VOIR 
 SI BELLE EN CE
MIROIR... 



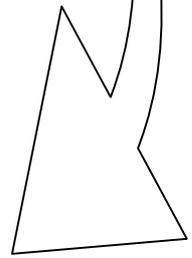
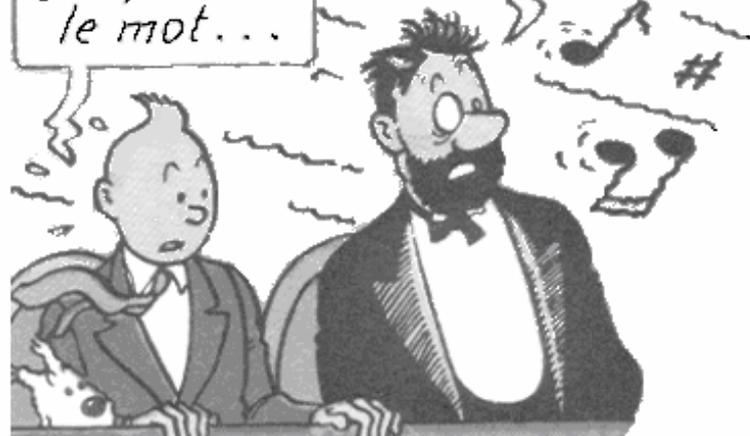
CAN

CNA

AAAAH  JE RIS 

Formidable. hein ?

Oui, c'est le mot...



1. Introduction

Jusqu'en 1970 l'électronique traitait des signaux analogiques. Dans les signaux analogique, les variables peuvent prendre une infinité de valeurs différentes ; les signaux varient continûment. Tous les signaux issus des capteurs sont analogiques, et traduisent des phénomènes physiques qui varient continûment.

Les inconvénients étaient les suivants :

- Manque de fiabilité des résultats due à l'inévitable dérive et dispersion des caractéristiques des composants
- Etude difficile et approximative car basée sur des phénomènes physiques *analogues* mais pas toujours identiques aux phénomènes réels.
- Inévitable introduction d'artefacts - parasites - dus au bruit des systèmes de traitement eux-mêmes. Bruit le plus souvent indissociable du signal.
- Coût des prototypes. Chaque application étant étroitement liée à son système matériel, toute modification impliquant pratiquement sa reconstruction matérielle.
- Coûts de construction en série élevés en raison du nombre considérable d'insertions de composants discrets analogiques à faible densité d'intégration fonctionnelle : résistances - condensateurs etc.

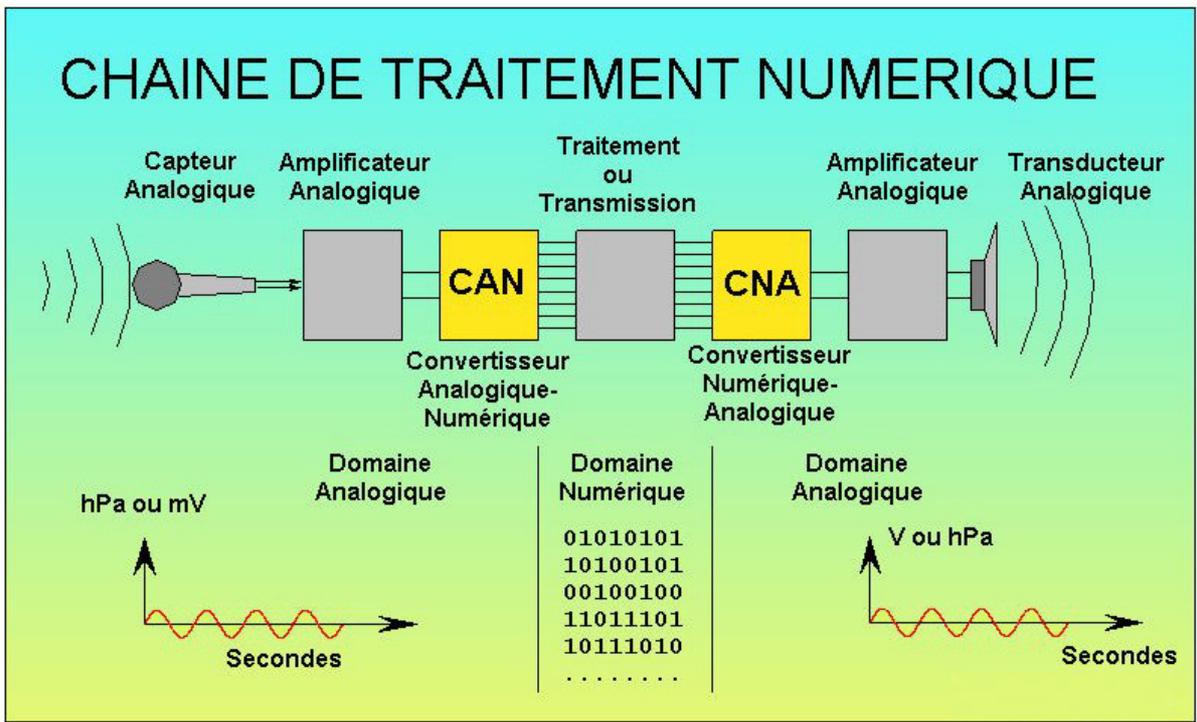
L'avènement des machines de calcul numérique à forte densité d'intégration - microprocesseurs - a permis de substituer le traitement numérique des grandeurs physiques analogiques à leur traitement analogique. Dans le domaine numérique, les variables prennent uniquement deux états, un état haut et un état bas.

L'unité centrale, grâce à un programme approprié peut effectuer des calculs sur les valeurs instantanées d'un signal et en déduire les corrections souhaitées.

On a transféré les compétences de la physique vers les mathématiques.

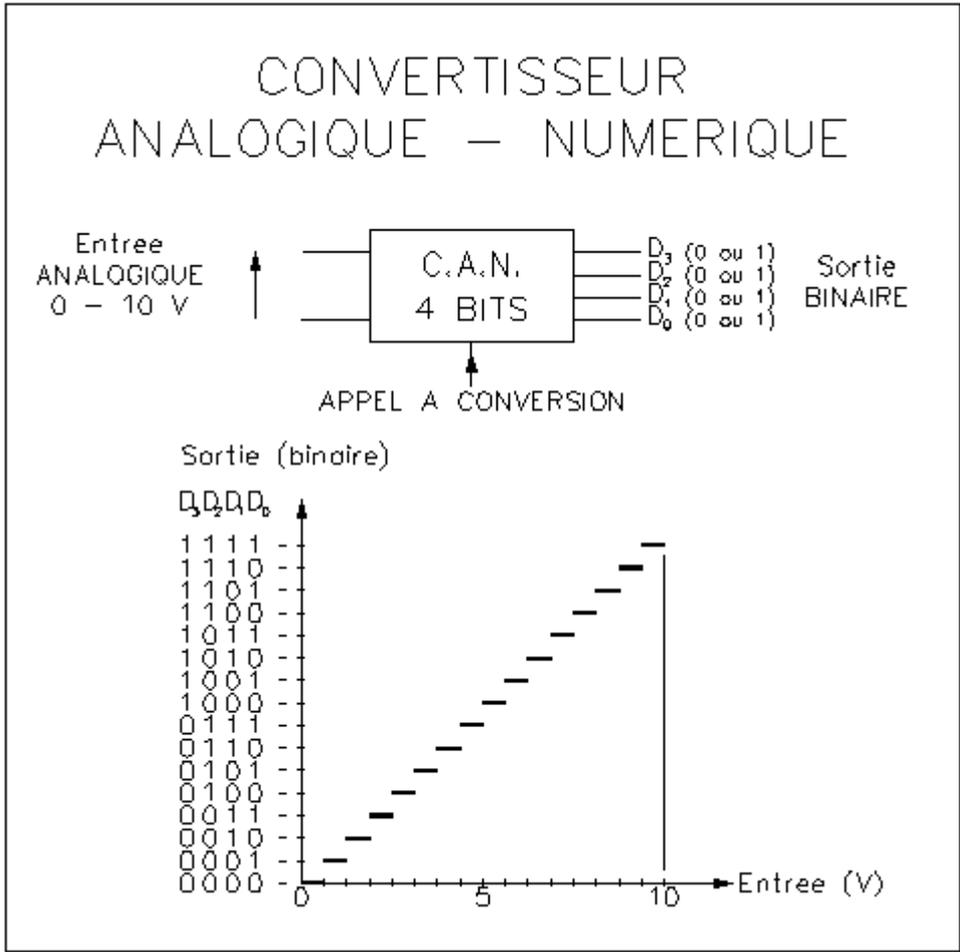
Etapes du traitement numérique :

1. Transformer le signal analogique à traiter en un signal électrique proportionnel : c'est la **capture** ou l'**acquisition** du signal. Les instruments en sont divers : microphones pour les sons, tubes analyseurs d'images pour la vidéo, capteurs industriels (température, pression, vitesse, niveau, tension, courant, etc) etc. Cette étape est encore purement analogique.
2. Convertir le signal électrique en une suite de valeurs numériques binaires, seules compréhensibles par les calculateurs numériques. C'est la **conversion analogique-numérique**.
3. Lancer le programme de calcul mathématique censé opérer le traitement voulu.
4. Convertir les codes binaires résultant du calcul en un signal électrique pour ramener le résultat final dans le monde réel analogique. C'est la **conversion numérique-analogique**.
5. Reconvertir le signal électrique dans la grandeur physique initiale : haut parleurs, écrans vidéo, actionneurs industriels (moteurs électriques, vérins pneumatiques ou hydrauliques, etc).



1.1.1. Conversion analogique-numérique

La conversion est obtenue grâce à un circuit électronique intégré appelé **Convertisseur Analogique-Numérique. - CAN -** (ADC en anglais pour *analogue to digital converter*)



Observer que la tension du signal de sortie est **discrète** (elle progresse par bonds).

Paramètre primordial : la **résolution**. Elle dépend du nombre de bits du convertisseur.

Avec 8 bits, on peut écrire 256 valeurs donc 255 échelons entre ces valeurs. Avec n bits : 2^n valeurs possibles, donc $2^n - 1$ échelons entre ces valeurs.

Plus la résolution est élevée :

- plus les échelons sont nombreux pour une même étendue de valeurs extrêmes
- plus les écarts entre valeurs successives seront faibles
- plus le signal initial sera fidèlement relevé.

Résolution relative pour un convertisseur de 8 bits : $1 / 255 = 0,003921 = 0,3921 \%$

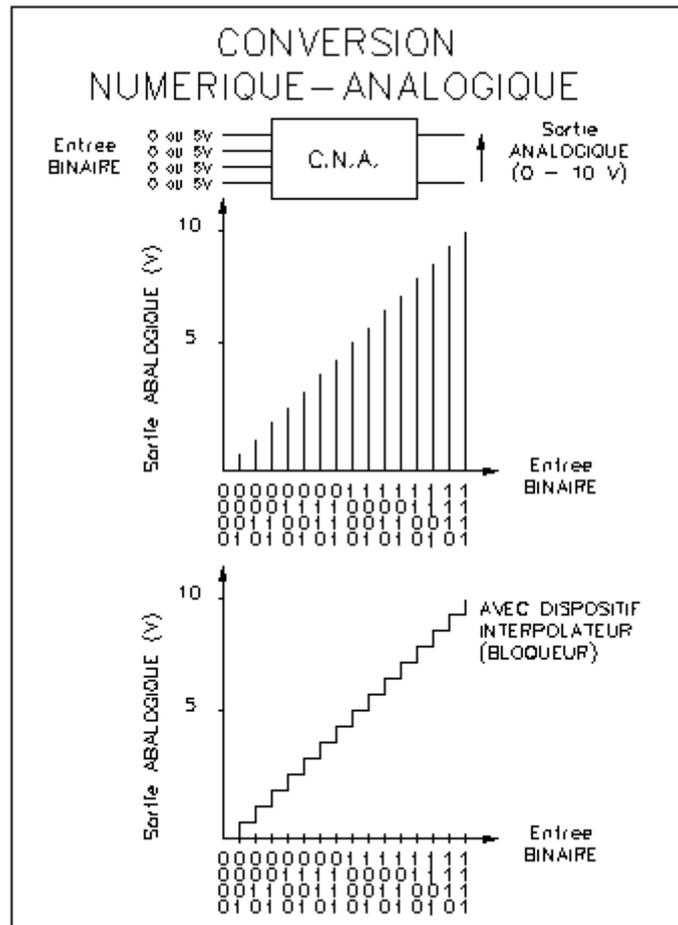
Avec un convertisseur 16 bits : $1/65535 = 15,2590 \text{ E-6}$

Les CAN sont des dispositifs complexes, à la fois numériques et analogiques, dont le prix augmente très rapidement avec :

- la résolution
- la rapidité de conversion

1.1.2. Conversion numérique-analogique.

Elle s'obtient avec un dispositif électronique intégré appelé **Convertisseur Numérique-Analogique. CNA.**



La **résolution** se définit de la même manière.

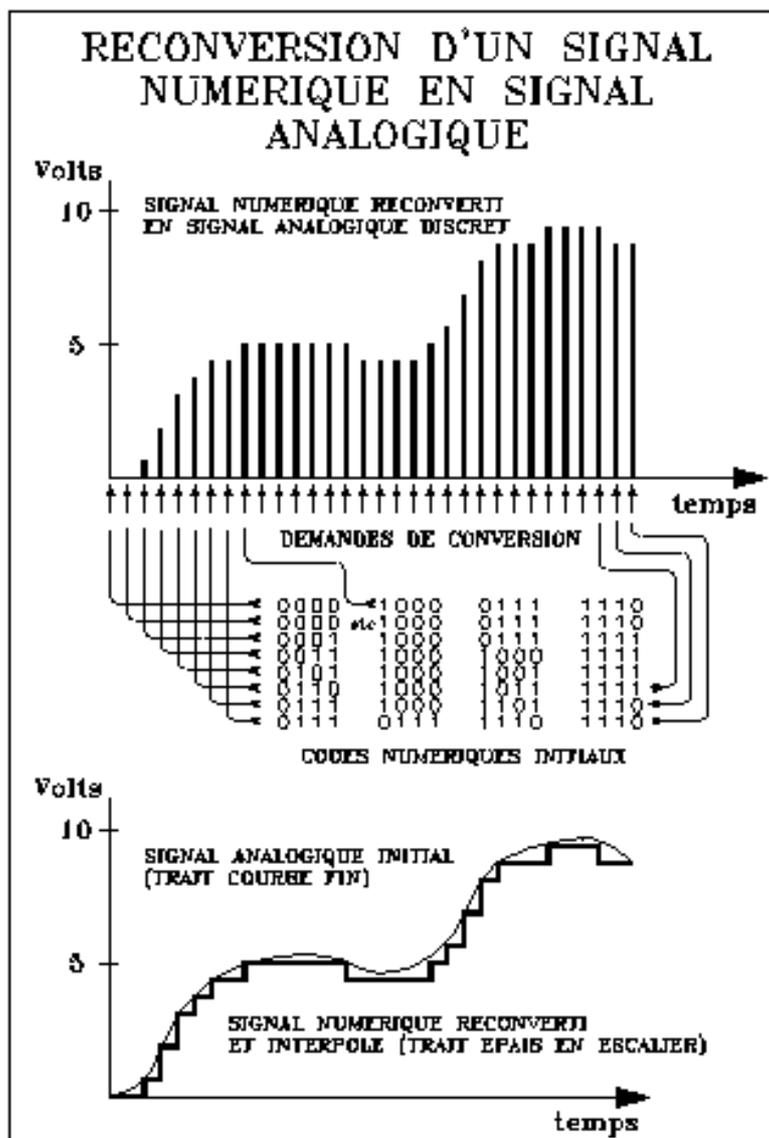
La tension de sortie est également discrète. Employée telle quelle, elle générerait des harmoniques indésirables : **bruit de numérisation**.

C'est pourquoi on fait suivre ce dispositif :

- de **bloqueurs** maintenant la tension de sortie constante entre les échantillonnages, ou
- d'**interpolateurs linéaires ou prédictifs** assurant la continuité du signal entre échantillonnages.

Les CNA sont beaucoup moins complexes, donc moins chers que les CAN à résolution et rapidité égale. (ou DAC *digital to analogue converter*).

Interpolations & Lissage d'un signal numérique



La conversion numérique-analogique délivre un signal *discret*, c'est à dire constitué de valeurs définies seulement à des instants régulièrement espacés au rythme de l'échantillonnage.

Aucune valeur du signal n'est définie entre deux valeurs discrètes successives du temps. On imagine bien que ce signal puisse avoir des propriétés bien différentes du signal initial.

Contrairement au traitement analogique qui a tendance à faire disparaître des harmoniques, notamment de rang élevé, le signal issu d'une conversion numérique présente un surplus d'harmoniques appelées "bruit de numérisation". Ces fréquences indésirables étant de toute évidence la fréquence de numérisation et ses harmoniques. C'est évident sur la figure ci-dessus où l'on voit que le signal continu est remplacé par une suite d'impulsions discrètes.

L'important est de restituer fidèlement l'ensemble du spectre harmonique utile du signal initial. L'élimination des harmoniques indésirables se fait par filtrage analogique. Généralement un filtre passe bas. C'est ce que l'on appelle parfois le **lissage**.

Il arrive aussi qu'il ne soit pas nécessaire de faire appel à un filtre. En effet, certaines configurations des circuits utilisateurs du signal présentent naturellement des capacités se chargeant spontanément du lissage.

Dans des cas plus sophistiqués une interpolation peut être mise en œuvre par des DSP (Digital Signal Processor): processeurs de signaux numériques. Ces processeurs équipent notamment les cartes son des "PC" de type "Sound Blaster".

1.1.3. Echantillonnage

Si le signal à transmettre est une fonction du temps ; c'est entre autre le cas du son ou de l'image vidéo.

Combien de fois par seconde devons-nous relever ses valeurs successives pour le restituer fidèlement ?

Nous comprenons bien que si les échantillons sont "rares" le signal analogique sera grossièrement traduit et donc grossièrement restitué : on le dira sous-numérisé.

Il semble bien qu'il faudra un nombre "assez élevé" d'échantillonnages par seconde si l'on souhaite une "bonne restitution" par la suite.

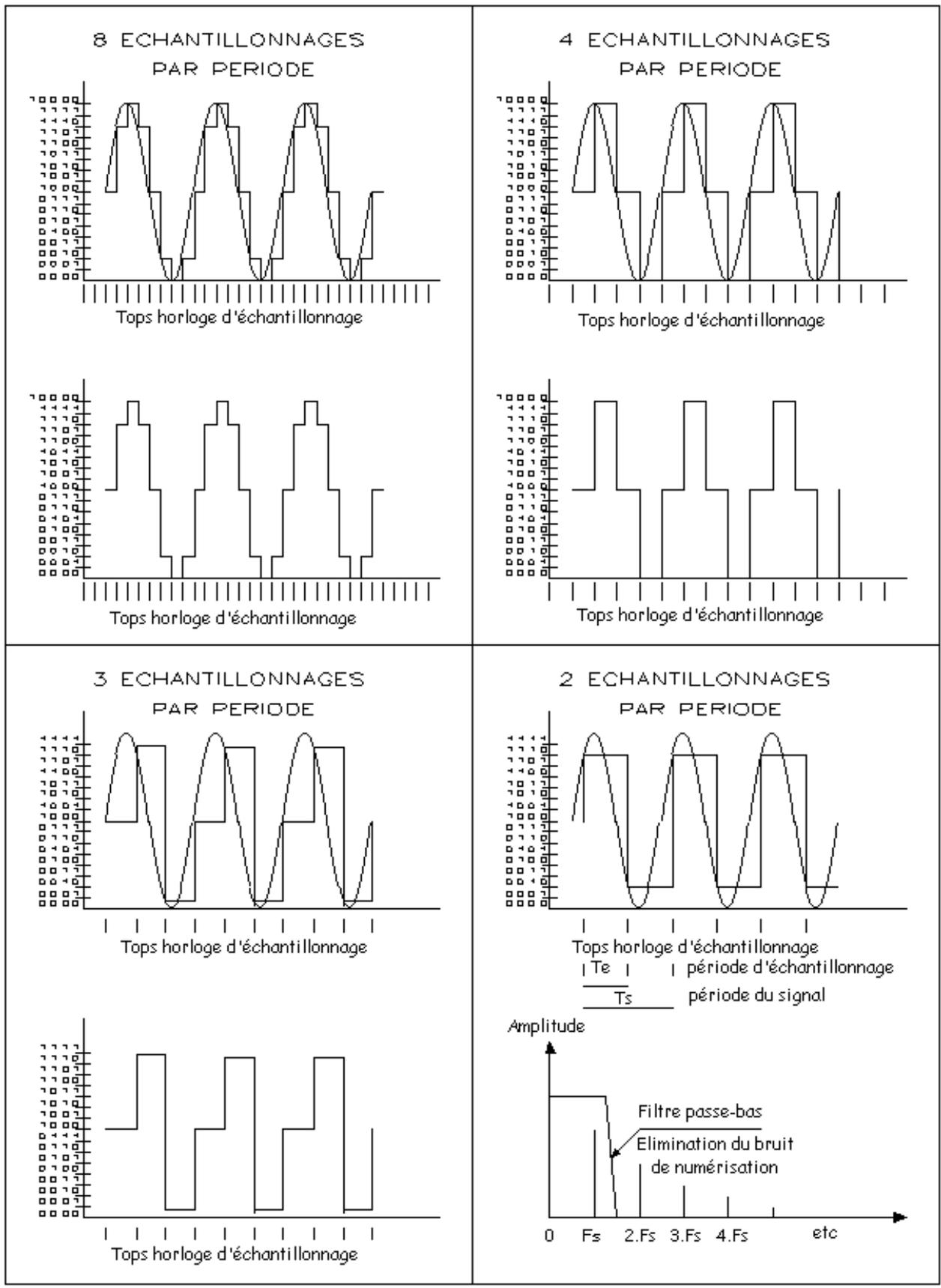
La figure ci-dessous présente le même signal sinusoïdal échantillonné 8, puis, 4, puis 3, puis 2 fois par période. En superposition et en image séparée nous avons dessiné le signal échantillonné puis lissé par un bloqueur pour avoir une idée de sa forme après restitution.

Cette figure suggère intuitivement que la limite de sous échantillonnage se situe à deux échantillonnages par période pour un signal sinusoïdal. Certes, la sinusoïde est devenue un signal rectangulaire de même période, mais il suffira d'en soustraire toutes les harmoniques en ne laissant subsister que la fondamentale pour récupérer le signal sinusoïdal initial.

Le filtrage des harmoniques peut se faire, lors de la restitution du signal dans le domaine analogique, par des filtres passe-bas analogiques ou avant cette restitution par des filtres numériques.

Cette limite inférieure pour la fréquence d'échantillonnage est mathématiquement, donc rigoureusement confirmée par le théorème l'échantillonnage de Claude Shannon :

La fréquence d'échantillonnage minimale requise pour pouvoir ensuite restituer un signal est le **double** de la fréquence **de la plus haute des harmoniques** de ce signal que l'on souhaite restituer.



Exemples :

Le son téléphonique est contenu dans la bande théorique maximale de 0 - 4 kHz. L'harmonique la plus élevée a une fréquence de 4 kHz. Si nous voulons restituer toutes ses harmoniques, il nous faudra donc prélever 8 000 échantillons par seconde. (En fait, la bande passante pratique de la boucle terminale analogique d'abonné est de 300 Hz - 3,5 kHz. Soit 3,2 kHz.)

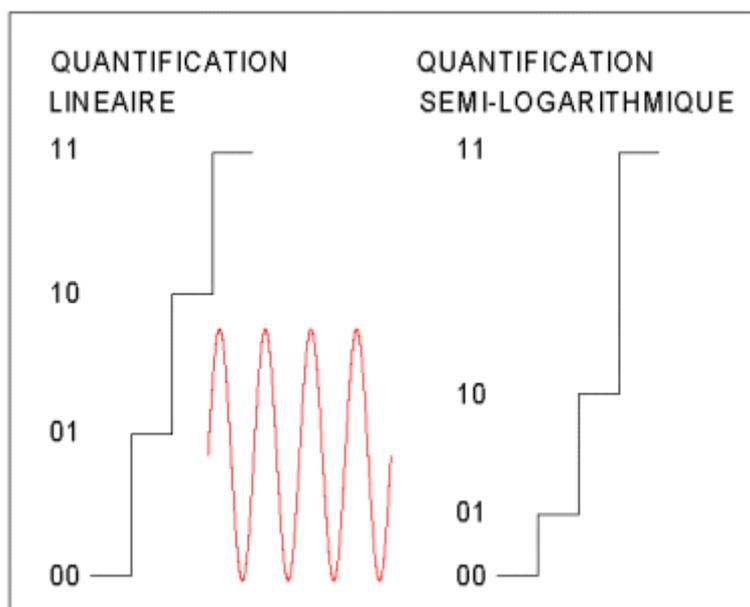
La musique de qualité exige une bande passante de 20 Hz à 20 kHz. L'échantillonnage se fera donc à 40 kHz. L'échantillonnage standard pour les CD est de 44,1 kHz (44 100 échantillons par seconde).

1.1.4. Quantification :

Chaque échantillon représente une valeur proportionnelle à la valeur instantanée du signal sonore au moment de l'échantillonnage. La traduction binaire la plus simple consiste en une transposition linéaire. Par exemple, si la variable sonore à échantillonner est un signal électrique de 0 à 1 V., nous pourrions attribuer les valeurs binaires comme suit :

Signal échantillonné	Valeurs binaires (sur 4 bits pour simplifier)
1 V	11
0,666 V	10
0,333 V	01
0 V	00

On constate que les sons atteignant le maximum d'intensité sont rares et ponctuels. Il est donc avantageux de réserver aux sons moyens le maximum de bits de numérisation au détriment des éclats de voix dont le rendu n'est pas très intéressant. La figure ci-dessous compare très schématiquement deux lois de quantification : une linéaire, l'autre semi-logarithmique.



On observe que pour le signal d'intensité moyenne dessiné, la quantification semi-logarithmique attribue plus d'échelons que la quantification linéaire.

1.1.5. Codage

Ce mot est utilisé de manière très diverse (souvent à contresens). Dans la littérature technique il englobe indifféremment toutes les méthodes de compression, les paramètres d'échantillonnage et la résolution...

Cet hiatus persiste pour les logiciels ou matériels procédant à la compression des sons et vidéos qui sont appelés des **codecs** et dont la traduction est tantôt "**codeurs - décodeurs**", tantôt "**compresseurs - décompresseurs**".

En principe, le codage désigne le type de correspondance que l'on souhaite établir entre chaque valeur du signal analogique et le nombre binaire qui représentera cette valeur.

Bien entendu, la **résolution** du convertisseur est un élément du codage. Plus on attribue de bits à chaque échantillon, plus la restitution sera fine, mais plus le volume de mémorisation ou le temps de transmission sera élevé, plus le débit en ligne de transmission sera grand.

Par exemple, pour le son téléphonique, les américains ont opté un codage sur 7 bits , les européens sur 8. La vitesse d'échantillonnage étant fixée à 8 000 échantillons par seconde, le flux numérique américain pour la parole téléphonique s'établit à 56 k bit/s, alors que l'Europe a adopté 64 k bit/s - bande d'un canal RNIS par exemple.

Les standards d'enregistrement sonore pour CD-ROM codent sur 16 bits, ce qui leur permet de différencier 65 535 échelons d'intensité sonore.

Un deuxième élément important est le **type de codage** : PCM - Différentiel (delta) - Prédicatif - Adaptatif - etc.

1.1.5.1. Codage PCM

PCM : Pulse Coded Modulation - En français : **MIC Modulation par Impulsions Codées**

Lorsque la taille de l'enregistrement numérique n'est pas un critère important, on peut se permettre de coder chaque échantillon à sa valeur réelle (contrairement à ce qui se fait dans le codage différentiel p. ex.).

C'est ce que nous avons fait dans les figures ci-dessus : "Conversion Analogique-Numérique", "Conversion Numérique-Analogique", et "Reconversion d'un signal numérique en signal analogique".

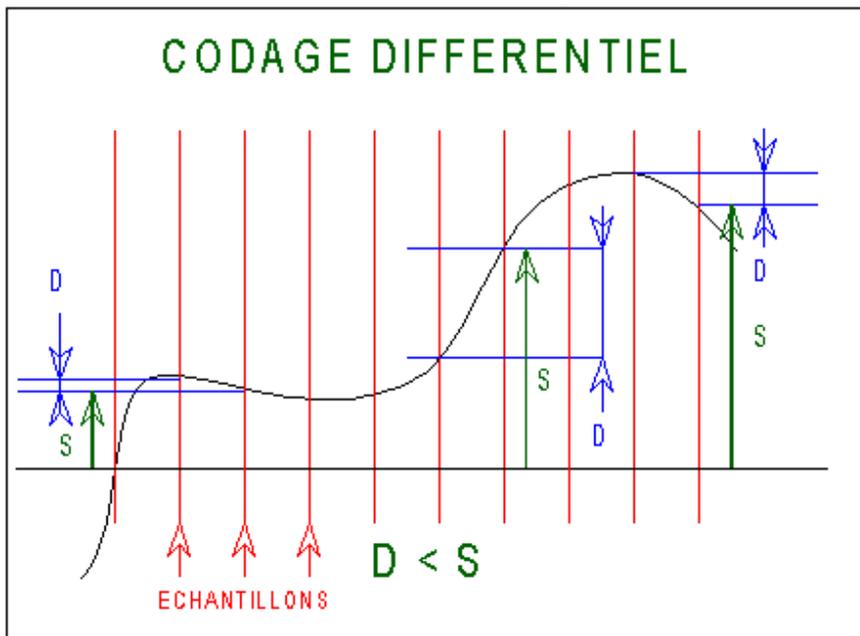
M	Nombre d'octets occupés en mémoire
Ne	Nombre total d'échantillons
R	Résolution du convertisseur (bit)
Fe	Fréquence d'échantillonnage (bit/s)
D	Durée d'enregistrement (s)
O	Débit binaire en octets par seconde
M = Ne.(R/8) = (D.Fe).(R/8)	
O = M/D = Fe.(R/8)	
Bande passante en bit/s : Fe.R	

**Valeurs usuelles pour le codage MIC
Modulation par Impulsions Codées
PCM (Pulse Coded Modulation)**

Echantillons/s (Hz)	Résolution (bits)	Mono Stéréo	Débit (octets/s)
8000	8	Mono	8 000
8000	8	Stéréo	16 000
8000	16	Mono	16 000
8000	16	Stéréo	32 000
11 025	8	Mono	11 025
11 025	8	Stéréo	22 050
11 025	16	Mono	22 050
11 025	16	Stéréo	44 100
22 050	8	Mono	22 050
22 050	8	Stéréo	44 100
22 050	16	Mono	44 100
22 050	16	Stéréo	88 200
44 100	8	Mono	44 100
44 100	8	Stéréo	88 200
44 100	16	Mono	88 200
44 100	16	Stéréo	176 400

1.1.5.2. Codage différentiel ou codage "delta"

Le codage **différentiel** ou **codage delta** évalue la **différence** entre le niveau du signal à l'instant de l'échantillonnage et le niveau qu'il avait lors de l'échantillonnage précédent.



M	Nombre d'octets occupés en mémoire
Ne	Nombre total d'échantillons
C	Nombre de bits de codage (bit)
Fe	Fréquence d'échantillonnage (bit/s)
D	Durée d'enregistrement (s)
O	Débit binaire en octets par seconde
$M = Ne.(R/8) = (D.Fe).(C/8)$	
$O = M/D = Fe.(C/8)$	
Bande passante en bit/s : $Fe.C$	

On observe en effet que la voix présente rarement des fortes transitions de niveau entre deux échantillonnages successifs. La différence à coder est généralement moins grande que le signal lui-même. Le nombre de bits de codage peut être diminué. Ce qui réduit l'occupation en mémoire ou la bande passante (en bit/s) occupée lors d'une transmission, ou le temps de transfert dans une page Internet.

Bien entendu, si une transition brutale dépasse l'étendue maximale du codage, un écrêtage ponctuel se produira. Si ce fait est rare et que l'exigence de qualité de l'application est basse, ce codage permet de réduire dans de grandes proportions la bande passante attribuée au signal : transmission plus rapide, espace mémoire plus réduit, stockage ou transmission plus économiques.

Comme une dérive importante peut avoir lieu après de nombreux calculs de différence, la valeur exacte d'un échantillon est transmise à des moments régulièrement espacés. On obtient des formules analogues au codage PCM où la résolution R du convertisseur est remplacée par le nombre de bits de codage C. Comme en codage différentiel les quantités à coder sont plus faibles, on peut se permettre de les coder en moins de bits, ce qui réduit à la fois l'occupation en mémoire, le débit binaire et la bande passante en transmission temps réel.

Le codage **prédictif** est basé sur la même constatation. Il prévoit la valeur suivante d'après l'historique des valeurs échantillonnées passées. Le codage mesure seulement la différence entre la valeur

prédite et la valeur réelle. Si la loi de prédiction est bonne, le codage mesure des valeurs voisines de zéro. Le codage est dit **adaptatif** lorsqu'il adapte le nombre de bits au type de variation sonore qu'il détecte. Il est très utile pour adapter la qualité d'un son à l'encombrement du réseau qui le transmet.

1.1.5.3. Capacité d'un canal numérique bruité - Bande passante d'un signal numérique

Une formule précise la bande passante maximale pour un signal numérique traversant une ligne réelle donc bruitée. Elle comporte deux aspects, elle permet de calculer :

- Le débit binaire D (bit/s) maximal d'un canal de bande passante B (Hz) bruité.
- La quantité d'information d'un signal binaire bruité.

$$D = B \times \log_2(1 + S/N)$$

D : débit binaire maximal (bit/s)

B : bande passante (Hz)

S/N : rapport Signal/Bruit (W/W)

On remarquera que le logarithme utilisé est en base 2

[Traitement Numérique du Signal - M Bellanger - ED. Masson - p 58](#)

La bande passante que doit avoir un canal pour écouler convenablement un signal numérique est généralement plus élevée que celle nécessaire pour le signal analogique initial (supposé occuper une bande limitée).

Calculons le débit binaire maximum pour une ligne téléphonique analogique banale limitée à la bande réservée aux conversations téléphoniques (dite POTS). On admettra un rapport S/B de 30 dB.

Les lignes téléphoniques ont une bande passante maximale de 0 à 4 kHz, (en pratique on se limite à 300 Hz - 3,5 kHz, donc une bande passante de B = 3 200 Hz).

Calcul approximatif :
 30 dB correspond à un rapport de puissances de 1000 : voir notre rubrique "Décibels"
 $1 + S/N = 1001 \approx 1024$; or, $2^{10} = 1024$; donc $D = 3200 \cdot 10 = 32 \text{ kbit/s}$
 Pour la bande passante théorique de 4 kHz on obtiendrait 40 kbit/s
 Or, d'après le théorème de l'échantillonnage (c.f. ci-dessus) celui-ci doit se faire à 8 kbit/s.
 Comme le codage se fait généralement sur 8 bits, c'est un débit de 64 kbit/s qui serait nécessaire.
Conclusion : le son téléphonique numérisé ne pourrait pas franchir la boucle terminale d'abonné sans être préalablement compressé.

Pour le calcul sans approximations il faut s'appuyer sur la formule :

$$\log_b(x) = \log_a(x) \times \log_b a$$

avec a = 2 et b = 10 :

$$\log_{10}(x) = \log_2(x) \times \log_{10} 2$$

$$\log_2(x) = \frac{\log_{10}(x)}{\log_{10} 2} \approx \frac{\log_{10}(x)}{0,3}$$

$$D = 3200 \times \frac{\log(1001)}{0,3} \approx 3200 \times \frac{3}{0,3} = 3200 \times 10 = 32 \text{ kbit} / \text{s}$$

1.1.5.4. Compression

Un son numérisé est une séquence d'octets en mémoire. La compression consiste à trouver une séquence d'octets plus courte dont l'effet sonore soit semblable à celui de la séquence initiale.

Buts de la compression :

- gain de place dans le cas d'un enregistrement,
- économie de bande passante dans le cas d'une transmission,
- gain de temps dans le cas d'un transfert de fichier (Internet)

1.1.5.5. Codecs

La compression est obtenue grâce à des algorithmes complexes et variés mis en oeuvre dans de nombreux programmes appelés **codecs** disponibles dans le commerce. Si l'on fait son choix parmi les codecs les plus performants, les seuls qui subsistent, plus on compresse, plus la qualité du son final se dégrade. C'est pourquoi chacun d'eux correspond à une application particulière. On distingue entre autre, trois qualités principales de son :

- qualité téléphone
- qualité radio
- qualité CD

Mais les codecs disponibles permettent toute une gamme de qualités intermédiaires en vous donnant le choix de combiner divers modes de compression, diverses fréquences d'échantillonnage et diverses résolutions.

2. Conversions numérique-analogique et analogique-numérique

2.1.1. généralités

2.1.1.1. Problème de l'acquisition de données

Lorsqu'on avait une électronique purement analogique il y avait une correspondance directe entre le courant et la déviation du galvanomètre. Dorénavant on souhaite afficher le résultat sous forme numérique, d'une part, et le sauvegarder dans la mémoire d'un système informatique, d'autre part. On va donc être confronté au besoin de réaliser une conversion de la donnée analogique (courant ou tension) en une valeur numérique, c'est à dire codée en binaire. Fonction que l'on réalisera à l'aide d'un convertisseur analogique numérique ou CAN (ADC en anglais pour *analogue to digital converter*).

Rappelons que cette conversion impliquera un échantillonnage de la grandeur, c'est à dire sa sauvegarde pendant la durée de l'opération de conversion dans un dispositif dénommé généralement échantillonneur bloqueur, et que la fréquence d'échantillonnage (conditionnée par le temps de conversion du CAN choisi) devra satisfaire aux contraintes du théorème de Shannon si l'on ne souhaite pas perdre d'information.

2.1.1.2. Problème inverse de la commande numérique

Inversement il est de plus en plus fréquent d'afficher une commande sous forme numérique et il faut lui faire correspondre une grandeur analogique de la variable commandée, ce que l'on réalisera via un convertisseur numérique analogique CNA (ou DAC *digital to analogue converter*).

2.1.1.3. Correspondance analogique-numérique

Avant de présenter les dispositifs nous allons rappeler les principes du codage qui est à la base de ces convertisseurs. Le codage c'est la conversion d'une donnée d'une représentation dans une autre par le biais d'une certaine fonction.

Un nombre réel peut être représenté par l'expression :

$$N = a_n x^n + a_{n-1} x^{n-1} + \dots + a_0 x^0 + a_{-1} x^{-1} + a_{-2} x^{-2} + \dots + a_{-m} x^{-m}$$
 où x est la base et a un nombre entier compris entre 0 et x-1.

Quand x=10 on a le système décimal et pour x=2 le système binaire, etc.

Dans les CAN et CNA le premier bit (celui de rang n) est appelé MSB (pour *most significant bit*) et son poids représente la moitié de la pleine échelle du convertisseur, son suivant représente le quart, etc. Ainsi en huit bits on peut compter de 0 jusqu'à 255 (soit 256 intervalles). Le MSB représente le nombre 128 (soit la moitié de 256). Le bit de poids le plus faible LSB (*least significant bit*) représente la quantité minimale que l'on pourra identifier soit 1. On donne à cette quantité qui va caractériser la résolution du système le nom de quantum. Dans un CAN le quantum c'est en pratique la plus petite variation de la grandeur analogique d'entrée qui va provoquer une variation de 1 unité du code de sortie. On exprime souvent la résolution en pourcentage de la pleine échelle. Ainsi dans un système à 8 bits cette résolution sera 1/256 soit 0.4%.

nb de bits	8	10	12	16
nb de points	256	1024	4096	65536
résolution %	0.4	0.09	0.02	0.0015

Les principales caractéristiques d'un convertisseur:

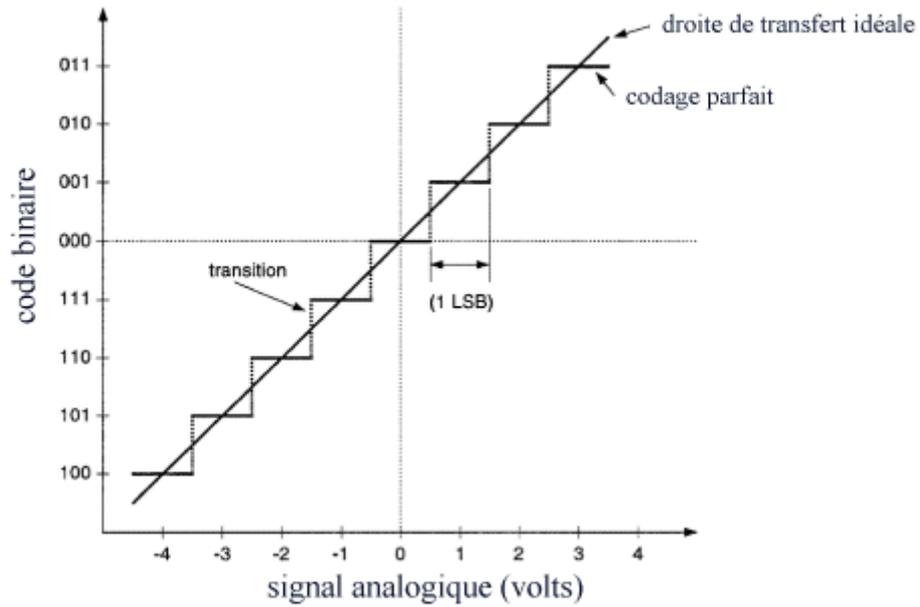
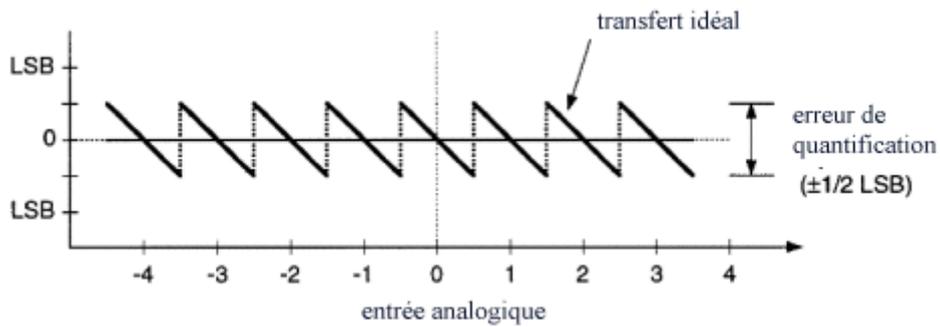


Fig.0 correspondance entre code numérique et signal analogique (cas idéal)

- quantum ($1/2^n$)
- linéarité
- pleine échelle $2^n - 1$
- précision $1/2$ quantum ou 1 LSB en général



- monotonie c'est à dire l'absence d'erreur de codage faisant qu'un code correspondant à une augmentation de l'entrée de 1 quantum ne soit inférieur au précédent, en d'autres termes caractéristique correspondant au fait que les codes successifs sont constamment croissants.
- temps de conversion : temps au bout duquel une valeur stable est obtenue à $1/2$ quantum près.

3. NOTIONS GÉNÉRALES.

3.1.1. CONVERSION ANALOGIQUE/NUMÉRIQUE.

3.1.1.1. Principe de fonctionnement.

On a vu dans l'introduction que les signaux numériques ne varient pas de façon continue. En fait, quand on voudra numériser un signal analogique (donc continu), il va falloir le discrétiser sur deux dimensions : le temps et l'amplitude.

Il est impensable de décrire un signal avec une infinité de valeurs ; on va le mesurer à des instants bien déterminés : c'est ce qu'on appelle l'**échantillonnage** .

Pour ce qui est de l'amplitude, à un intervalle de tension du signal d'entrée on fera correspondre une valeur unique : c'est la **quantification** (voir figure 1). Cette valeur sera ensuite codée (binaire, binaire signé...) et restituée sous forme binaire en sortie du convertisseur pour être traitée par de l'électronique numérique.

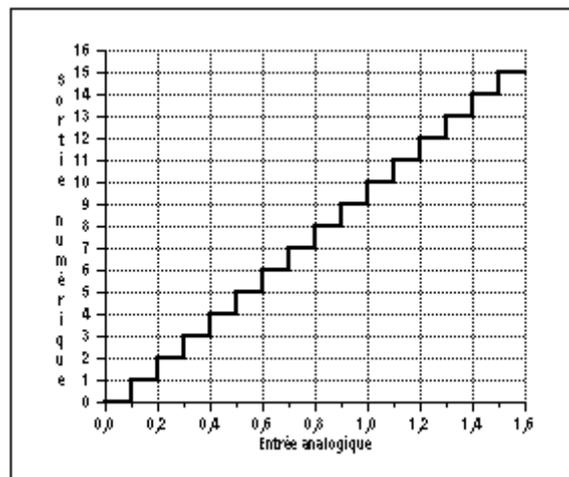


Fig. 1. Fonction de transfert d'un CAN.

La figure 1 représente la fonction de transfert d'un CAN, à savoir le code numérique de sortie en fonction de la tension d'entrée. On y voit clairement les plages de tension associées à un état numérique de sortie :

- $V_{\log} = 0$ pour $0 \leq V_e < 0,1V$

- $V_{\log} = 1$ pour $0,1 \leq V_e < 0,2V$

- $V_{\log} = 6$ pour $0,6 \leq V_e < 0,7V \dots$

L'étape de quantification de la conversion analogique numérique entraîne une perte d'information.

Un résumé graphique de tout ceci est exprimé sur la figure 2 : on y voit un signal analogique en entrée (une sinusoïde), et les échantillons issus de la conversion analogique numérique, avec la double discrétisation mentionnée.

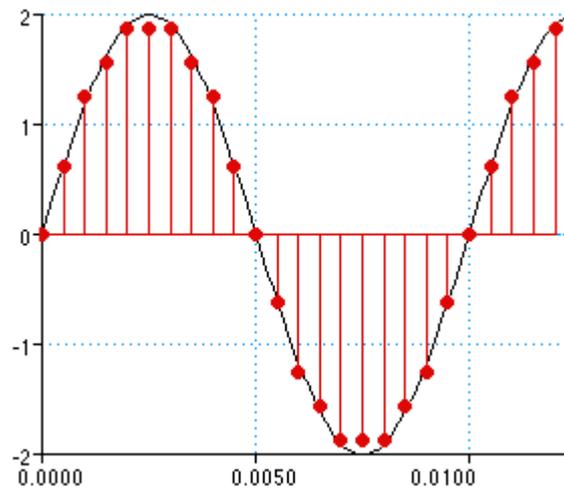


Fig. 2. Signal analogique et numérisé

3.1.1.2. Définitions.

Nous allons donner ci-dessous plusieurs définitions théoriques ; afin de bien comprendre à quoi elles correspondent dans la réalité, un exemple de convertisseur 3 bits est exposé plus loin. Le lecteur est invité à consulter les deux paragraphes en parallèle.

Toutes ces définitions sont données pour des convertisseurs parfaits ; en pratique, on est loin du compte, car ces composants intègrent des comparateurs différentiels, amplificateurs opérationnels et autres réseaux de résistances qui sont imparfaits. Nous verrons ensuite les principaux défauts des convertisseurs.

3.1.1.3. Plage de conversion.

Le convertisseur délivrera en sortie un nombre fini de codes numériques, correspondant à une gamme de tension analogique d'entrée bornée : c'est la **plage de conversion** (ou tension de pleine échelle) du convertisseur. Cette plage de conversion sera couramment de 0-5V, 0-10V, ou encore $\pm 5V$ ou $\pm 10V$. Il existe aussi d'autres plages de conversion moins usitées.

3.1.1.4. Résolution.

Le signal numérisé sera d'autant plus riche en information que l'intervalle de tension qui sera codé par le même nombre binaire sera petit, et ceci à plage de conversion donnée.

La **résolution** du CAN sera l'intervalle de tension d'entrée à laquelle correspondra un même nombre binaire.

En théorie, cet intervalle de tension est le même pour tous les codes binaires ; en pratique, ça ne sera pas toujours le cas (voir les erreurs de conversion). La résolution correspondra à la valeur théorique.

3.1.1.5. Dynamique.

La **dynamique** d'un signal est le rapport entre la tension maxi et la tension mini que pourra prendre ce signal.

Pour un CAN, ce sera le nombre binaire le plus élevé divisé par le plus faible qui est 1 (et pas 0 qui correspond à un signal nul), donc, le nombre de codes binaires différents que peut fournir le convertisseur moins un (le zéro !).

Si on prend l'exemple d'un convertisseur 8 bits, la dynamique vaut en toute rigueur $2^8 - 1 = 255$.

En pratique, on arrondira ce nombre à une puissance de 2, qui sera le nombre de bits du convertisseur. Notre convertisseur aura donc une dynamique de 256, qu'on exprimera plutôt sous la forme " 8 bits ", ou encore $48\text{db} = 20\log(256)$.

3.1.1.6. Mise en relation.

Il est possible de relier la dynamique, la résolution et la plage de conversion d'un convertisseur.

La résolution correspond à la variation d'une unité du code binaire ; cette unité est égale à la variation du bit de poids le plus faible (LSB = least significant bit en Anglais). Si on désigne par ΔV_{MAX} la plage de conversion et N le nombre de bits du convertisseur, on a la relation :

$$\text{LSB} = \frac{\Delta V_{\text{MAX}}}{2^N} \quad [1]$$

L'exemple suivant clarifiera cette relation.

3.1.1.7. Exemple : CAN 3 bits

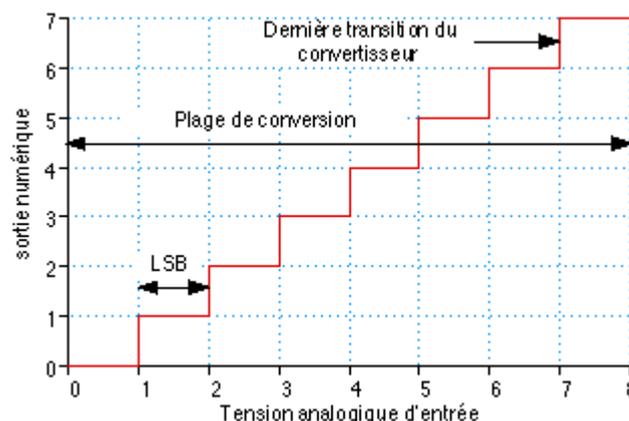


Fig. 3. Fonction de transfert d'un CAN 3 bits

Sur la figure 3, on a représenté la fonction de transfert d'un CAN à 3 bits ayant une plage de conversion de 8V. Il y a 8 états logiques, la plage de conversion est donc partagée en 8 portions égales correspondant chacune à un état logique de sortie.

On remarquera que la dernière transition du CAN se fait pour une tension d'entrée de 7V, correspondant au dernier état logique de sortie (égal à 7).

Passée cette valeur de 7V, le convertisseur ne changera donc plus d'état. Toutefois, on considère que la plage de conversion s'étend jusqu'à 8V, la dernière portion, de 7 à 8V correspondant à l'état logique " 7 ".

Dans ces conditions, la plage de conversion est de 8V, divisée en $2^3 = 8$ portions correspondant chacune à un LSB valant $8V/8=1V$. On retrouve le résultat de l'équation [1].

3.1.1.8. Erreur de quantification. Amélioration.

On a déjà dit que la double quantification, dans le temps et en amplitude consistait en une perte d'information du signal. Ceci nous conduit à la notion d'erreur de quantification, qui est inhérente à la conversion analogique/numérique (et inverse), et sera présente même si les convertisseurs sont considérés comme parfaits. Cette erreur systématique s'ajoute donc aux erreurs décrites plus loin.

Si on numérise une rampe de tension, l'erreur entre la tension d'entrée et la tension de sortie " reconstituée " (reconvertie en analogique par passage dans un CNA) aura la forme suivante :

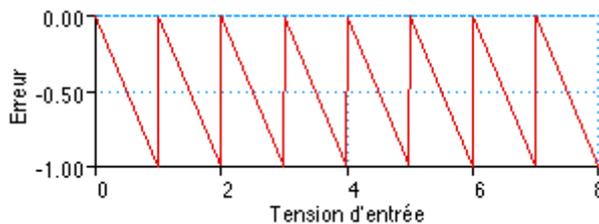


Fig. 4. Erreur de quantification d'un CAN.

L'erreur est toujours négative (valeur par défaut), et oscille entre 0 et -1 LSB (0 à -1V ici).

Il serait souhaitable d'avoir plutôt une erreur centrée autour de 0, de manière à quantifier tantôt par excès, tantôt par défaut ; en effet, en quantifiant systématiquement par défaut, on introduit un offset dans le signal numérisé.

Pour pallier cet inconvénient, on introduit un décalage au niveau du premier LSB du convertisseur, comme indiqué sur la figure 5 : la première transition n'a pas lieu pour 1 LSB, mais pour 1/2 LSB seulement, ce qui fait que jusqu'à une valeur d'entrée inférieure à 1/2 LSB, on quantifie par défaut, et entre 1/2 et 1 LSB, on quantifie par excès.

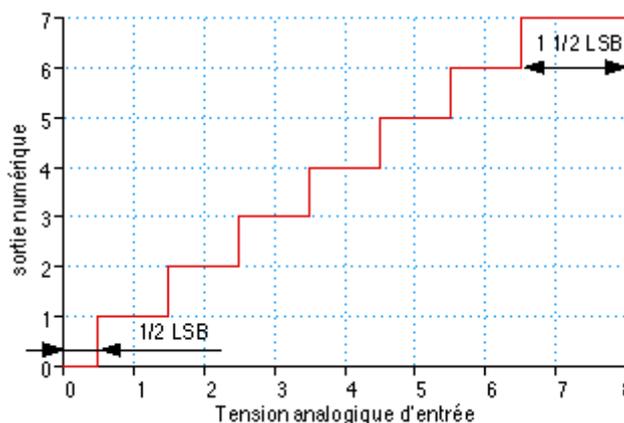


Fig. 5. Fonction de transfert d'un CAN 3 bits corrigé.

L'erreur obtenue devient celle de la figure 6 : elle est symétrique par rapport à 0 et égale à $\pm 1/2$ LSB.

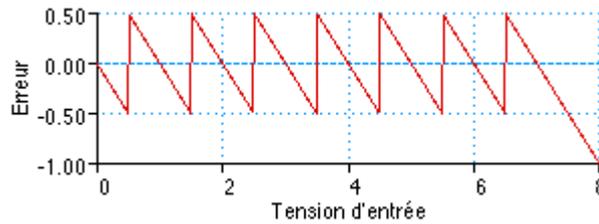


Fig. 6. Erreur de quantification symétrique

Il y a juste une exception : le 1/2 LSB tronqué au début va se retrouver en bout d'échelle (voir figure 5) : le dernier état numérique correspondra à une plage d'entrée analogique valant 1 1/2 LSB. L'erreur de quantification sera plus grande sur cette plage, ce qui n'est d'ailleurs pas très grave !

En pratique, la majorité des CAN ont une fonction de transfert décalée pour assurer une erreur de quantification symétrique. Il faudra toutefois s'en assurer en lisant la spécification du constructeur.

Ce détail pourra être important si on fait de la mesure précise avec une carte d'acquisition de donnée (comprenant un CAN). Pour régler le gain et l'offset de la chaîne de conversion, il faudra observer la première et la dernière transition, et la calibration sera différente si le convertisseur est décalé ou pas ; un biais d'1/2 LSB pourra fausser les mesures si on se trompe !

3.1.2. CONVERSION NUMÉRIQUE/ANALOGIQUE.

3.1.2.1. Principe de fonctionnement.

Si on fait l'opération inverse (conversion numérique analogique), à chaque valeur numérique, on fera correspondre une valeur analogique (et une seule) ; la tension analogique de sortie variera par "bonds", et non plus continûment comme dans le signal d'origine. La fonction de transfert sera la même que celle de la figure 1 mais inversée. La tension de sortie aura une forme d'escalier. En pratique, on va filtrer cette tension pour lisser ces discontinuités et essayer de se rapprocher au mieux du signal d'origine (Figure 7).

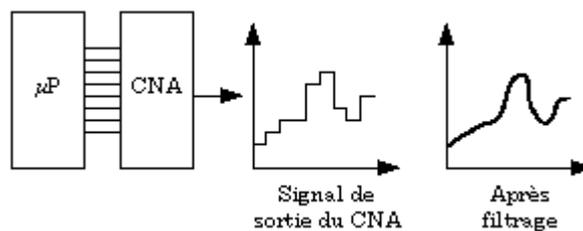


Fig. 7. Conversion numérique analogique.

3.1.3. Définitions.

3.1.3.1. Résolution.

La **résolution** du CNA sera la variation de tension de sortie correspondant à la variation d'une unité du nombre binaire en entrée. La définition est équivalente à celle du CAN.

3.1.3.2. Plage de conversion.

Il y a ici une petite différence avec le CAN (voir figure 8) : la plage de conversion numérique va de 0 à $2^N - 1$, N étant le nombre de bits du convertisseur, et à chaque valeur numérique correspond une valeur analogique de sortie et une seule. Par rapport à celle du CAN, la plage de conversion s'arrêtera donc un LSB plus tôt (sur l'échelle analogique du CAN, ceci correspond à la dernière transition numérique).

Nous sommes ramenés ici au vieux problème des poteaux et des intervalles !

3.1.3.3. Dynamique.

La définition est équivalente à celle du CAN.

3.1.3.4. Mise en relation.

Vu ce qui a été dit sur la plage de conversion, la relation entre le pas de quantification (1 LSB), la plage de conversion ΔV_{MAX} , et le nombre de bits du convertisseur sera légèrement différente de l'équation [1]. La figure 8 du paragraphe suivant va éclairer cette équation :

$$LSB = \frac{\Delta V_{MAX}}{2^N - 1} \quad [2]$$

En pratique, pour un nombre de bits supérieur à 8, l'écart entre les deux formules reste très faible !

Il n'empêche que dans le cas de mesures précises, ce genre de détail a son importance pour expliquer un biais inattendu.

3.1.3.5. Exemple : CNA 3 bits.

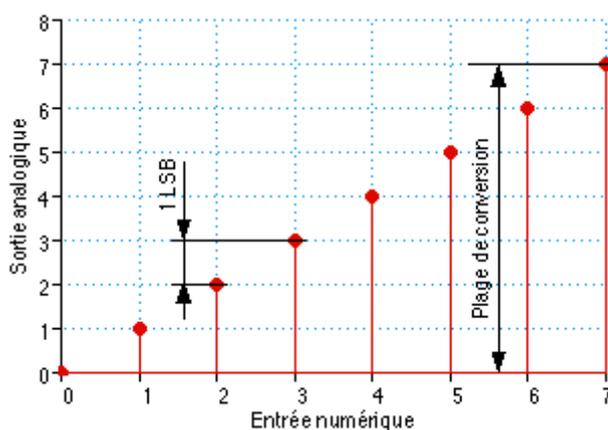


Fig. 8. Fonction de transfert d'un CNA 3 bits.

La figure 8 montre la fonction de transfert d'un CNA 3 bits ayant une résolution de 1V, comme l'exemple de CAN donné précédemment.

On voit clairement ici ce qui a été dit pour la plage de conversion : la plage s'étend de 0 à 7V, et non pas 8V comme pour le CAN, car le dernier état numérique est " 7 " .

3.1.4. ERREURS DE CONVERSION.

Les erreurs décrites dans les paragraphes ci-dessous sont valables pour les CAN comme pour les CNA. Les illustrations sont faites pour ces derniers, mais sont facilement transposables.

3.1.4.1. Erreur de gain.

La tension de pleine échelle est toujours légèrement différente de ce qui est prévu en théorie. L'écart entre les valeurs théorique et pratique est l'**erreur de gain** (figure 9).

Pratiquement, le fabricant de convertisseurs Analog Devices définit cette erreur ainsi : c'est l'écart entre la valeur théorique et la valeur réelle mesurée sur la dernière transition du convertisseur et exprimé en LSB. Cette mesure suppose que l'ajustage du zéro soit parfait.

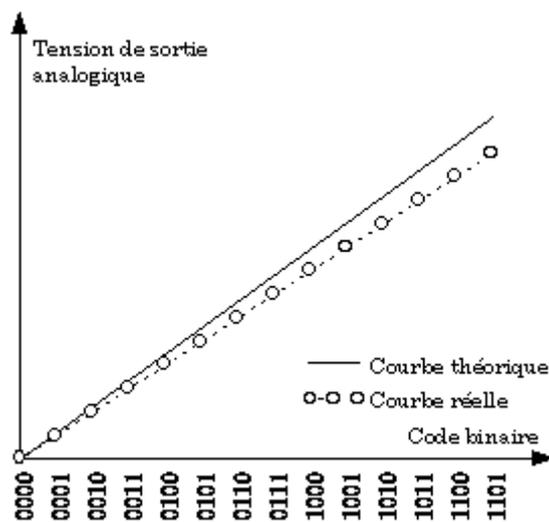


Fig. 9. Erreur de gain.

3.1.4.2. Erreur d'offset.

De même, le code binaire 0 ne correspond pas forcément à une tension rigoureusement nulle en sortie. Cette tension est la **tension de décalage, ou d'offset** .

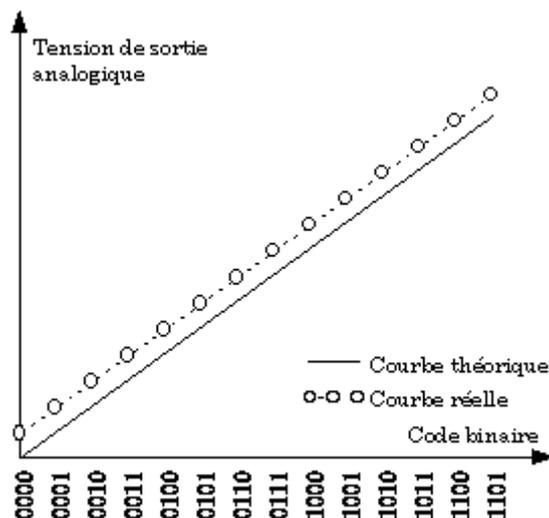


Fig. 10. Erreur d'offset.

En pratique, Analog Devices définit cette erreur comme étant l'écart entre la valeur théorique et la valeur réelle mesurée sur la première transition du convertisseur et exprimé en LSB. En pratique, pour ajuster un convertisseur, on réglera d'abord l'offset, et ensuite le gain.

3.1.4.3. Erreurs de linéarité.

L'erreur de linéarité est due au fait que la résolution des convertisseurs n'est pas constante.

On distingue deux formes de non linéarité :

- la non linéarité intégrale
- la non linéarité différentielle

la **non linéarité intégrale**, exprimée en LSB, est la différence maximum constatée sur toute la plage de conversion entre les valeurs théoriques et les valeurs mesurées.

Cette mesure n'a évidemment de sens que si le zéro et le gain sont correctement réglés.

La fonction de transfert est représentée figure 11.

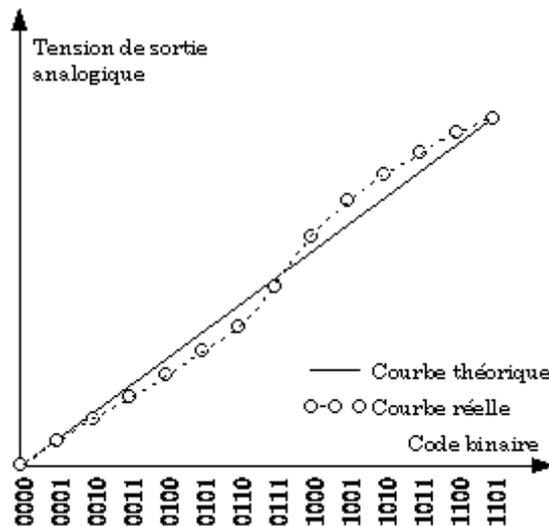


Fig. 11. Erreur de linéarité intégrale.

La **non linéarité différentielle** concerne la différence de tension obtenue lors du passage au code numérique immédiatement supérieur ou inférieur ; théoriquement, cette valeur vaut 1 LSB. La non linéarité différentielle sera la différence entre l'écart mesuré et le LSB théorique. L'illustration est donnée en figure 12.

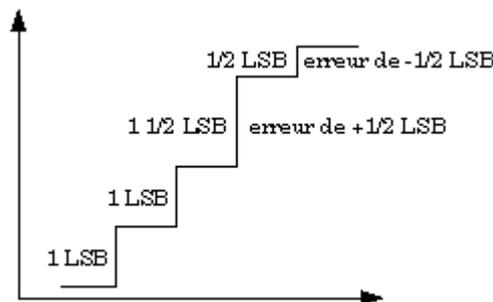


Fig. 12. Erreur de linéarité différentielle.

La valeur donnée dans les spécifications des constructeurs est la plus grande valeur constatée sur toute la plage de conversion.

La non linéarité différentielle est plus gênante que la non linéarité intégrale, surtout dans le cas de mesures comparatives effectuées sur une faible partie de la plage de conversion.

En général, et pour des causes technologiques bien identifiées, le maximum de non linéarité différentielle se trouve à la moitié de la pleine échelle (passage du MSB de 0 à 1), et ensuite à moindre degré à 1/4 et 3/4 de la pleine échelle.

On sera donc vigilant quand on fera des mesures comparatives dans ces zones là.

3.1.4.4. Monotonie (CNA).

Ce phénomène est le même que le précédent, mais poussé à l'extrême : il peut arriver que la pente de la courbe de conversion change de signe. Pour une tension analogique de sortie, il ne sera pas possible d'attribuer un nombre binaire correspondant : il y aura plusieurs solutions possibles.

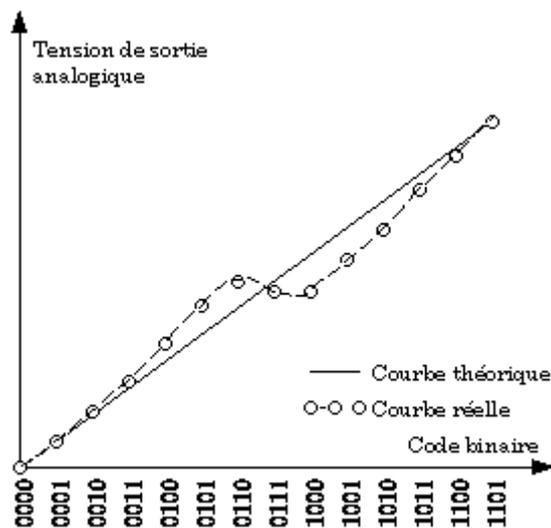


Fig. 13. Monotonie.

3.1.4.5. Codes manquants (CAN).

Cette erreur pour le CAN est le pendant de la monotonie pour le CNA.

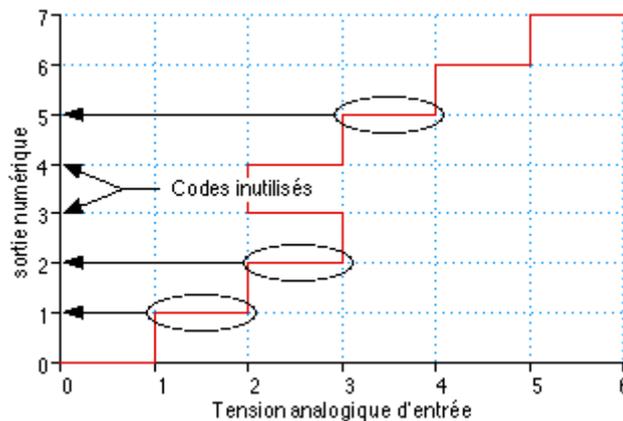


Fig. 14. Codes manquants

Lors de la conversion, la courbe donnée binaire = $f(\text{tension analogique})$ n'étant pas une fonction (plusieurs codes binaires possibles pour une même tension d'entrée), le convertisseur choisira la plus faible valeur binaire parmi celles possibles. Les autres ne seront jamais utilisées, et formeront des "trous" dans le code binaire : ce sont les codes manquants.

3.1.4.6. Temps d'établissement (CNA).

Les étages de sortie des CNA sont généralement des amplificateurs opérationnels. On a vu que la tension de sortie va varier " par bonds " quand le code binaire d'entrée va changer. De ce fait, l'ampli de sortie va fonctionner en mode impulsionnel. La stabilisation de la tension de sortie n'est pas immédiate : elle peut être du type premier ordre ou oscillatoire amortie (deuxième ordre et plus).

On appellera **temps d'établissement** (settling time en Anglais) le temps mis par la sortie pour atteindre un certain pourcentage de la tension finale stabilisée lorsque l'entrée va varier.

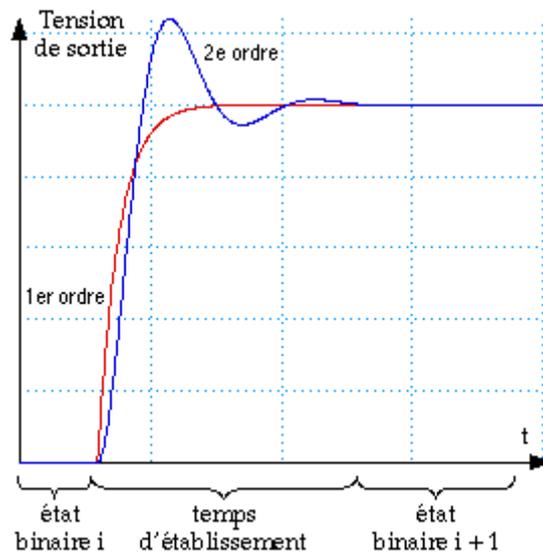


Fig. 15. Temps d'établissement.

3.1.4.7. Temps de conversion (CAN).

Lorsqu'on numérise un signal, on envoie au CAN un ordre de conversion, et on récupère la valeur binaire en sortie au terme d'un délai appelé **temps de conversion**.

3.1.4.8. Précision du convertisseur.

Pour obtenir la précision globale du convertisseur, on cumulera toutes les erreurs précédemment citées.

En général, ces erreurs sont données soit en % de la pleine échelle (% FS pour full scale), soit en fraction de quantum ($\pm 1/2$ LSB par exemple).

4. CONVERSION NUMÉRIQUE / ANALOGIQUE.

Il existe principalement deux types de convertisseurs numérique / analogique sur le marché : les convertisseurs à résistances pondérées, et les convertisseurs à réseau R/2R. Ces derniers sont prédominants.

Il existe aussi des convertisseurs à réseaux de condensateurs fonctionnant sur le même principe de base que les réseaux à résistances.

Nous n'exposerons pas ici les convertisseurs Σ/Δ , qui traitent non plus le code binaire absolu, mais la différence avec l'échantillon précédent. Ces convertisseurs sont très répandus dans l'audio-numérique (lecteurs de disques compacts), car ils sont précis et meilleur marché que les convertisseurs traditionnels. Pour l'instant, ils sont peu utilisés en mesure.

4.1.1. ARCHITECTURE GÉNÉRIQUE.

Quel que soit le type de convertisseur étudié, on retrouvera toujours peu ou prou la même structure, constituée des mêmes éléments de base ; seule la réalisation technologique des blocs de base différera d'un convertisseur à l'autre et en fera sa spécificité.

Il est donc intéressant d'étudier l'architecture générique mettant en évidence les points communs à tous les convertisseurs.

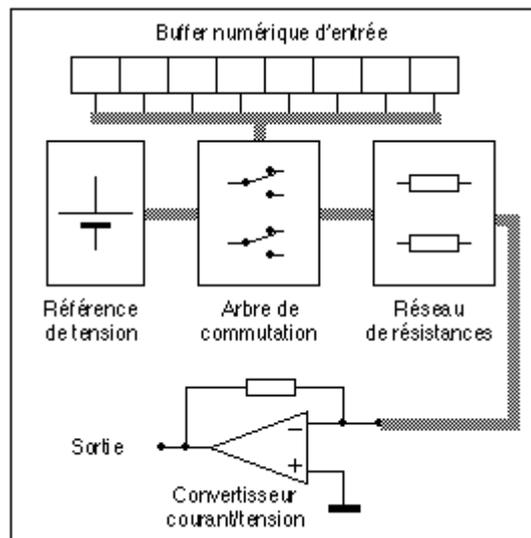


Fig. 16. Architecture des CNA.

Sur la figure 16, on distingue 5 blocs :

- un buffer numérique d'entrée : celui-ci est chargé de garder en mémoire la donnée numérique pendant le temps de conversion ; il sert aussi d'interface entre les parties numérique et analogique du convertisseur.

- une référence de tension : son importance est capitale pour la précision de l'ensemble ; c'est elle qui donne le signal de référence servant à la détermination des tensions de sortie.

- l'arbre de commutation (switching tree en anglais) : il est commandé par le buffer d'entrée et va déterminer les résistances qui seront alimentées par la référence de tension.

- le réseau de résistances : c'est un ensemble de résistances, qui, alimentées par la référence de tension via l'arbre de commutation vont générer des courants très précis fonction du code binaire d'entrée.

- le convertisseur courant/tension est un ampli servant à transformer les courants générés par le réseau de résistances en tension de sortie. Il est optionnel, certains CNA ne l'incluent pas, d'autres l'incluent, mais laissent le choix de l'utiliser ou non.

On retrouvera donc toujours ces éléments de base, la distinction entre les convertisseurs se faisant généralement dans le réseau de résistances (et par voie de conséquences dans l'arbre de commutation).

4.1.2. CNA À RÉSISTANCES PONDÉRÉES.

4.1.2.1. Principe.

Le principe de fonctionnement de ce montage est extrêmement simple : il est basé sur un amplificateur opérationnel monté en sommateur inverseur.

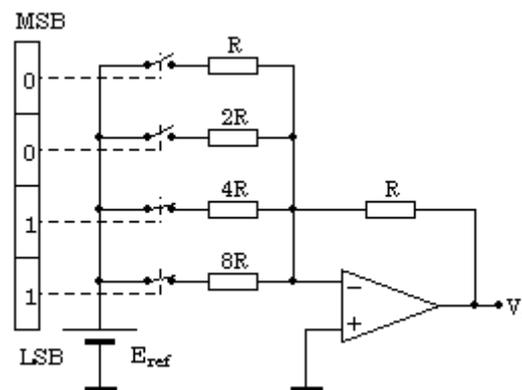


Fig. 17. Schéma de principe d'un CNA à résistances pondérées (4 bits).

Les principaux constituants sont :

- un amplificateur opérationnel.
- une référence de tension qui va définir la pleine échelle du convertisseur.
- une série de résistances dans un rapport des puissances successives de 2 (1, 2, 4, 8, 16...).
- une série de registres numériques contenant le code binaire d'entrée.
- des commutateurs analogiques (interrupteurs commandés électriquement par les signaux logiques) reliant les résistances à la référence de tension.

Le schéma de la figure 17 montre un CNA 4 bits. Par extension, on peut construire un CNA ayant un nombre de bits quelconque en augmentant les entrées logiques et en y affectant des résistances de valeur convenable (toujours dans le rapport des puissances de deux).

On remarque que le LSB est affecté à la résistance de plus grande valeur, et le MSB à celle de plus faible valeur.

Nous appellerons a_0 le MSB, a_1 le bit suivant, ..., et a_{N-1} le LSB d'un convertisseur à N bits.

Si on applique le résultat de l'ampli sommateur inverseur à ce montage, on trouve :

$$V_s = -E_{ref} R \left(\frac{a_0}{R} + \frac{a_1}{2R} + \frac{a_2}{4R} + \dots + \frac{a_{N-1}}{2^{(N-1)}R} \right) \quad [3]$$

soit :

$$V_s = \frac{-E_{ref}}{2^{(N-1)}} (2^{(N-1)}a_0 + 2^{(N-2)}a_1 + \dots + a_{N-1}) \quad [4]$$

Dans le cas de notre convertisseur 4 bits, la solution est :

$$V_s = \frac{-E_{ref}}{8} (8a_0 + 4a_1 + 2a_2 + a_3) \quad [5]$$

Le MSB est affecté du coefficient le plus fort, et les bits successifs voient leur coefficient divisé par deux par rapport au bit précédent.

On peut calculer la résolution (LSB) de ce convertisseur : c'est la variation de la tension de sortie lorsque l'entrée numérique varie d'une unité, soit :

$$LSB = \frac{E_{ref}}{8} \quad [6]$$

Dans le cas général d'un convertisseur à N bits, on aurait :

$$LSB = \frac{E_{ref}}{2^{(N-1)}} \quad [7]$$

L'équation [2] va nous permettre de calculer la plage de conversion. Si on injecte le résultat de [7] dans l'équation [2], on obtient :

$$\Delta V_{MAX} = \frac{(2^N - 1) E_{ref}}{2^{(N-1)}} \quad [8]$$

où ΔV_{MAX} représente la plage de conversion, ou pleine échelle du convertisseur. Pour notre convertisseur 4 bits, cette pleine échelle vaut donc $15/8^{\text{ème}}$ de E_{ref} . Ceci est dû au fait que le convertisseur de N bits comporte 2^N états différents, dont **zéro**, ce qui fait que le dernier état est égal à $2^N - 1$, et pas 2^N .

4.1.2.2. Précision.

Le schéma de ce convertisseur nous permet de mieux comprendre les erreurs citées au paragraphe précédent :

- L'erreur de gain sera directement proportionnelle à l'imprécision de la référence de tension et de la résistance de contre-réaction.
- L'erreur d'offset sera due à l'offset de l'amplificateur.
- L'erreur de linéarité et la monotonicité seront dues au mauvais appariage des résistances dans le rapport des puissances de 2.
- Le temps d'établissement sera donné par la réponse de l'amplificateur à un échelon de tension.

Pour revenir aux erreurs de linéarité, il faut noter que la précision relative sur chaque résistance aura un impact sur le résultat global qui va doubler tous les bits en allant du LSB vers le MSB.

En effet, une erreur de 10% de la résistance du LSB ne va fausser le résultat que de 1,1 fois le LSB.

Par contre, 10% d'erreur sur la résistance du MSB va induire une erreur égale à 1,1 fois le MSB, soit $2^{(N-1)}$ fois plus que celle faite sur le LSB dans les mêmes conditions... Cette erreur peut facilement être supérieure au LSB et entraîner des non monotonicités dans la réponse (voir annexe).

4.1.2.3. Avantages / inconvénients.

L'avantage d'un tel montage est la simplicité. C'est un bon outil pédagogique.

Malheureusement, la réalisation pratique est difficile du fait de la dynamique des résistances utilisées (2^N pour un convertisseur à N bits), et, on l'a vu, une tolérance nécessaire sur les résistances divisée par 2 à chaque bit supplémentaire. Pour un convertisseur à 8 bits, la précision de la résistance du MSB devra être meilleure que 1% pour être en limite de non monotonicité, et en pratique, on prendra une résistance à 2‰ au minimum.

Le principal problème provient de l'intégration de ces résistances : dans les circuits intégrés, on sait tenir une telle précision, mais la proportionnalité des résistances est obtenue en leur donnant des dimensions proportionnelles à leur valeur. La dynamique élevée requise ici est vite prohibitive.

Ces défauts font que ce convertisseur n'est pas viable économiquement, surtout si on le compare au CNA à réseau R/2R, plus facile à intégrer.

4.1.3. CNA À RÉSEAU R/2R.

4.1.3.1. Principe

Ce type de convertisseur prend en compte les défauts du précédent : il est bâti autour d'un réseau de résistances composé de seulement deux valeurs, R et 2R. Il n'y a donc plus le défaut inhérent à la grande dynamique de valeurs des résistances.

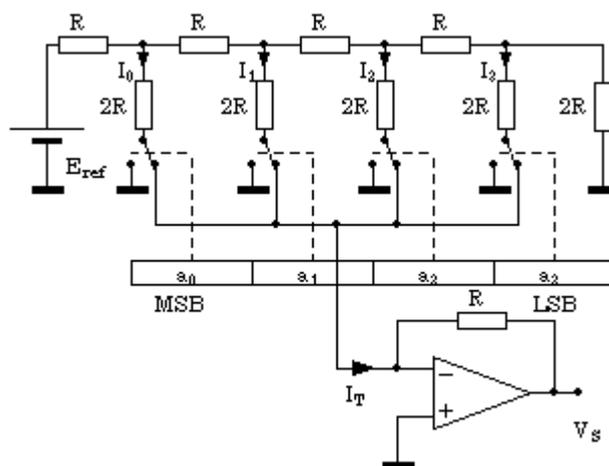


Fig. 18. Schéma de principe d'un CNA à réseau R/2R (4 bits).

Les composants sont sensiblement les mêmes que pour le CNA à résistances pondérées :

- un amplificateur opérationnel.
- une référence de tension qui va définir la pleine échelle du convertisseur.
- un réseau de résistances $R/2R$.
- une série de registres numériques contenant le code binaire d'entrée.
- des commutateurs analogiques (interrupteurs commandés électriquement par les signaux logiques) reliant les résistances soit à la masse, soit à l'entrée - de l'ampli.

L'amplificateur va fonctionner ici en convertisseur courant/tension : en fonction du positionnement des commutateurs, le courant total I_T sera plus ou moins élevé, et sera transformé en tension par l'ampli et la résistance de contre-réaction. Certains CNA offrent d'ailleurs simplement une sortie en courant, et c'est à l'utilisateur de l'utiliser tel quel, ou de le convertir en tension.

Avant d'attaquer la mise en équation, nous allons faire un constat, et partant de là, étudier certaines propriétés du réseau $R/2R$.

L'entrée + de l'ampli est à la masse ; si on considère que cet ampli est parfait, l'entrée - est au même potentiel, soit 0 (masse virtuelle). La position du commutateur n'influe donc nullement sur le fonctionnement du réseau : les courants I_0 à I_3 sont dirigés soit vers le convertisseur courant/tension, soit dérivés à la masse, mais le potentiel à la borne commune des commutateurs reste le même, à savoir 0.

Pour simplifier le raisonnement, nous allons donc étudier le réseau suivant :

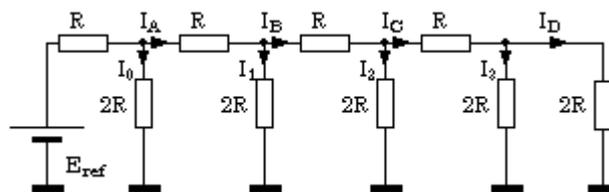


Fig. 19. Réseau $R/2R$.

Les courants I_3 et I_D sont égaux (diviseur de courant avec deux résistances égales).

On a donc :

$$I_3 = I_D = \frac{I_C}{2} \quad [9]$$

Les branches où circulent I_3 et I_D sont en fait deux résistances égales ($2R$) en parallèle, soit l'équivalent d'une résistance moitié, donc R . Cette résistance équivalente est en série avec celle où circule I_C . Le courant I_C circule donc dans une résistance équivalente à $2R$. Le circuit devient :

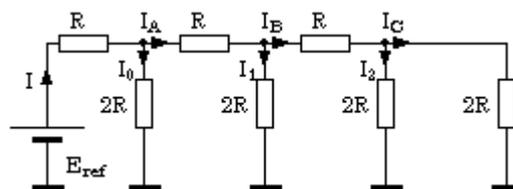


Fig. 20. Réseau réduit équivalent.

On retombe strictement sur le même type de réseau que précédemment. On en déduit facilement :

$$I_2 = I_C = \frac{I_B}{2}, \quad I_1 = I_B = \frac{I_A}{2}, \quad I_0 = I_A = \frac{I}{2} \quad [10]$$

L'étape finale du raisonnement donne le réseau suivant :

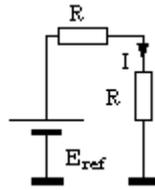


Fig. 21. Réseau final.

On en déduit la valeur des courants :

$$I_0 = \frac{E_{ref}}{4R}, \quad I_1 = \frac{E_{ref}}{8R}, \quad I_2 = \frac{E_{ref}}{16R}, \quad I_3 = \frac{E_{ref}}{32R} \quad [11]$$

Le réseau R/2R nous fournit des courant en progression géométrique de raison 2 : on retombe sur la même chose que le convertisseur à résistances pondérées.

La tension de sortie V_s du convertisseur sera égale à :

$$V_s = \frac{-E_{ref}}{4} \left(a_0 + \frac{a_1}{2} + \frac{a_2}{4} + \frac{a_3}{8} \right) \quad [12]$$

Le résultat est donc du même genre que pour le CNA à résistances pondérées. On note un facteur 1/4, mais on peut remarquer qu'il suffit de mettre une résistance égale à 4R en contre-réaction pour retomber sur le même résultat.

4.1.3.2. Précision.

Pour ce qui est de la précision requise sur les résistances, on retrouve les mêmes défauts que pour le CNA précédent :

- la référence de tension et la résistance de contre-réaction vont engendrer la même erreur de pleine échelle.
- une erreur sur la résistance du MSB aura $2^{(N-1)}$ fois plus d'influence que la même erreur sur le LSB.

Par contre, l'intégration sera plus aisée, et on sera capables de faire des convertisseurs précis et à plus grand nombre de bits que le CNA à résistances pondérées.

En instrumentation, on rencontrera fréquemment des CNA à 12bits de ce type, notamment sur des cartes d'acquisition de données pour micro-ordinateurs.

La structure du réseau et des commutateurs autorise une vitesse de conversion assez grande, car lors du basculement du commutateur, les résistances restent au même potentiel : il n'y a donc pas d'influence des inévitables capacités parasites qui mettraient du temps à se charger et à se décharger à travers les résistances. Ceci autorise l'utilisation de résistances d'assez grande valeur, ce qui limite l'erreur due aux résistances à l'état passant des commutateurs (quelques dizaines à quelques centaines d'ohms).

4.2. UTILISATION DES CNA.

4.2.1.1. Utilisation " classique "

Les CNA sont bien entendu utilisables tels quels pour faire de la conversion numérique/analogique.

On les retrouvera en sortie de chaîne de traitement numérique lorsqu'un signal analogique est requis (commande d'un transducteur, contrôle de processus...

Ils seront suivis d'un filtre plus ou moins sophistiqué destiné à supprimer les " marches d'escalier " inhérentes à la numérisation. Dans le cas de l'audio numérique, le filtrage est d'une importance fondamentale, et c'est lui qui conditionne grandement la qualité du son. Cet aspect n'est donc pas à sous estimer.

Il faudra faire attention au filtrage dans le cas où ces convertisseurs sont inclus dans une boucle d'asservissement : les escaliers peuvent être néfastes à la stabilité du système.

4.2.1.2. Amplificateurs à gain programmable.

Les montages étudiés peuvent se résumer tous les deux à une chose : ce sont des amplificateurs d'une tension continue (E_{ref}) dont le gain est ajustable par une entrée numérique (les codes binaires).

On peut donc penser à une autre utilisation des CNA : si on remplace E_{ref} par une tension alternative quelconque, on peut utiliser l'entrée numérique pour faire varier le gain de l'ampli, et donc le signal en sortie.

Cette application ouvre la porte aux VCA (voltage controlled amplifier), atténuateurs à commande numérique (donc télécommandables à distance)...

4.2.1.3. Filtres programmable

De la même manière, on peut intégrer ces réseaux dans certains schémas de filtres, et obtenir ainsi des filtres à fréquence de coupure variable et commandée par un signal numérique.

4.2.1.4. Multiplieur.

Une autre application importante est la multiplication de signaux : l'un sera analogique (en remplacement de E_{ref}), et l'autre numérique. Ce signal numérique pourra être un signal préalablement numérisé. La sortie va donner le produit des deux signaux.

Attention !!!

Toutes ces applications " spéciales " ne peuvent marcher que s'il est possible d'appliquer des tensions bipolaires sur l'entrée E_{ref} . Il faut donc pouvoir alimenter symétriquement le montage, et les commutateurs analogiques doivent être bidirectionnels, ce qui n'est pas toujours le cas. On peut toujours polariser le signal pour qu'il soit globalement unipolaire, mais ces applications perdent de leur intérêt : la tension de polarisation étant traitée comme le signal, il sera difficile de l'extraire en sortie du convertisseur.

Les fabricants de convertisseurs indiquent si leurs produits sont conçus pour fonctionner dans ces applications " dérivées ". Il faudra donc se reporter à leur documentation.

5. CONVERSION ANALOGIQUE / NUMÉRIQUE.

Parmi les principes de conversion analogique / numérique disponibles, nous en avons choisis quatre particulièrement représentatifs, et qui se différencient très nettement en terme de compromis vitesse / précision :

- Les **convertisseurs parallèles** (ou flash en Anglais), très rapides, mais limités en précision. Leur rapidité les destine en particulier aux oscilloscopes numériques, qui se contentent de convertisseurs à 6 ou 8 bits.
- Les **convertisseurs à approximations successives**, moins rapides que les précédents, mais avec des possibilités en résolution bien supérieures (8 à 16 bits). Ils couvrent un vaste champ d'applications en mesure, de la carte d'acquisition de données pour micro ordinateur aux CAN intégrés dans des micro contrôleurs qui servent à piloter les applications les plus variées...
- Les **convertisseurs à comptage d'impulsion** sont très précis, et par construction, sont aptes à filtrer des bruits importants. En contrepartie, ils sont très lents, donc destinés à faire des mesures de signaux stabilisés.
- Les **convertisseurs delta sigma** rapide et précis.

5.1.1. ARCHITECTURE GÉNÉRIQUE.

Comme pour le CNA, il peut être intéressant de voir les points communs aux CAN de technologies différentes (hors convertisseurs à rampe).

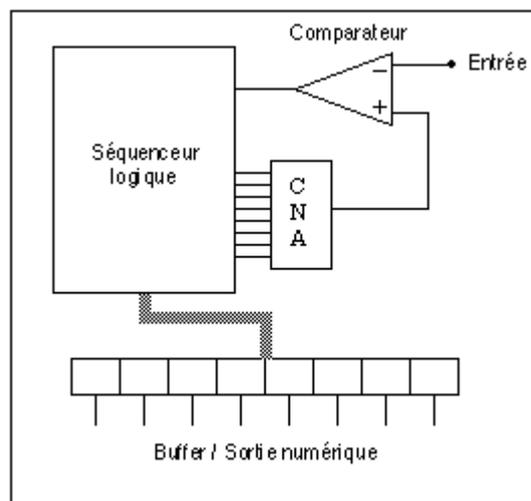


Fig. 22. Architecture d'un CAN

La pièce centrale du schéma de la figure 22 est... un CNA !

En pratique, un séquenceur logique va balayer les codes binaires (de façon plus ou moins astucieuse), ces codes vont être convertis en une tension analogique par le CNA, tension qui va être comparée à celle d'entrée. Le basculement du comparateur arrête le processus, et la donnée est basculée et mémorisée dans le buffer de sortie.

Il ne faut pas oublier ce que cache ce schéma, à savoir la composition du CNA, et en particulier la référence de tension. Cette référence peut d'ailleurs être intégrée ou non dans le CAN ; dans ce dernier cas, il faudra en mettre une à l'extérieur (la remarque est valable pour les CNA).

5.1.2. CAN PARALLÈLE.

5.1.2.1. Principe.

La tension à mesurer est comparée simultanément à 2^N-1 tensions de référence, N étant le nombre de bits du convertisseur. Le nombre 2^N-1 s'explique par la notion de pleine échelle vue précédemment : 0 est l'état logique supplémentaire qui fait 2^N états au total pour un convertisseur à N bits.

Ce convertisseur est composé des éléments suivants :

une tension de référence E_{ref} .

un réseau de 2^N résistances montées en série. Elles ont la même valeur R à l'exception notable de la première et de la dernière qui ont la valeur $3R/2$ et $R/2$: c'est l'astuce qui permet de faire basculer le premier comparateur non pas lorsque la tension d'entrée est égale à 1 LSB, mais $1/2$ LSB. Au lieu d'avoir une erreur maxi de 1LSB (toujours par défaut), on aura une erreur de $\pm 1/2$ LSB (par excès ou par défaut) : voir plus haut. La dernière résistance vaut $3R/2$ pour équilibrer le réseau, et pour que le LSB soit conforme à sa valeur donnée dans l'équation [1].

2^N-1 comparateurs comparent en permanence la tension à mesurer à une des tensions de référence délivrée par le pont de résistances.

un décodeur logique permet de traduire l'état des comparateurs en code binaire de sortie.

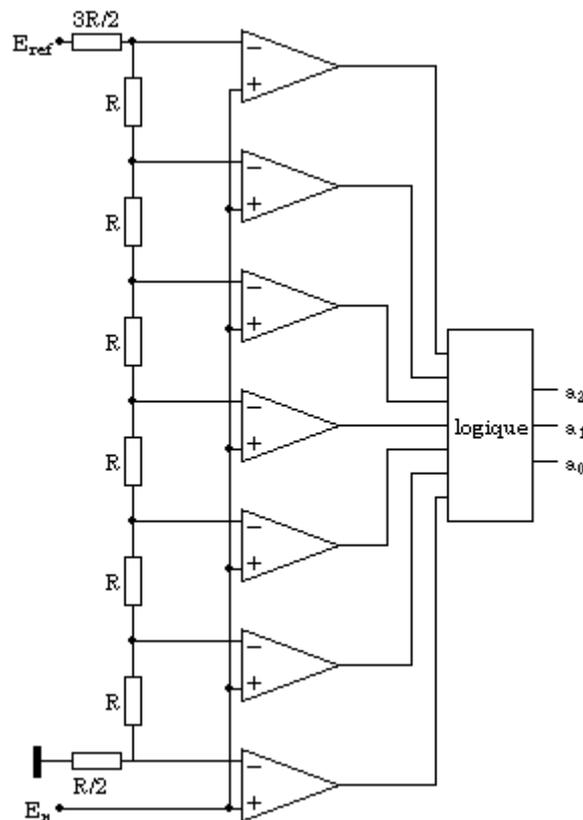


Fig. 23. CAN parallèle à 3 bits.

5.1.2.2. Précision.

Dans le principe, ce CAN pourrait être relativement précis. En pratique, on butte sur un inconvénient de taille : il faut 2^N-1 comparateurs pour un convertisseur à N bits, soit 63 comparateurs pour un 6 bits et 255 pour un 8 bits ! Le procédé devient donc vite limitatif.

La principale source d'erreur provient de l'offset des comparateurs qui va introduire de la non linéarité différentielle.

La rapidité va être conditionnée par la vitesse des comparateurs et du décodeur logique. La cadence de conversion est nettement supérieure au MHz, et peut atteindre des centaines de MHz pour les oscilloscopes numériques.

5.1.2.3. Utilisation.

De par leur principe, ces CAN sont limités à 6 ou 8 bits, ce qui est insuffisant pour de l'instrumentation.

Ce handicap est négligeable en oscilloscopie numérique : certains constructeurs utilisent des convertisseurs 6 bits, ce qui est suffisant pour décrire l'axe vertical de l'écran avec une résolution supérieure à 2%.

Pour les applications requérant des vitesses élevées mais non extrêmes, on utilise des convertisseurs semi-parallèles, qui utilisent beaucoup moins de comparateurs et conservent une vitesse de conversion intéressante, ceci avec une résolution pouvant atteindre 12 bits.

5.1.3. CAN À APPROXIMATIONS SUCCESSIVES.

Ces convertisseurs sont très répandus car performants et bon marché (tout est relatif quand même !).

5.1.3.1. Principe.

Un schéma de principe est donné figure 24. On y trouve principalement une référence de tension, un CNA, un comparateur et un séquenceur logique piloté par horloge.

Le séquenceur logique délivre un code binaire à l'entrée du CNA. La tension de sortie de ce CNA est comparée à la tension à mesurer, et en fonction du résultat, le code binaire est modifié de manière à approcher la valeur à trouver.

L'exemple le plus simple de séquenceur logique est un compteur binaire qui s'incrémente d'une unité à chaque coup d'horloge (montage vu en TP). Tous les codes binaires sont successivement comparés à la tension d'entrée. Quand le signal de sortie du comparateur s'inverse, la tension de référence vient juste de dépasser la valeur à mesurer : la conversion est terminée, il ne reste qu'à lire la valeur binaire (donnée ici par excès).

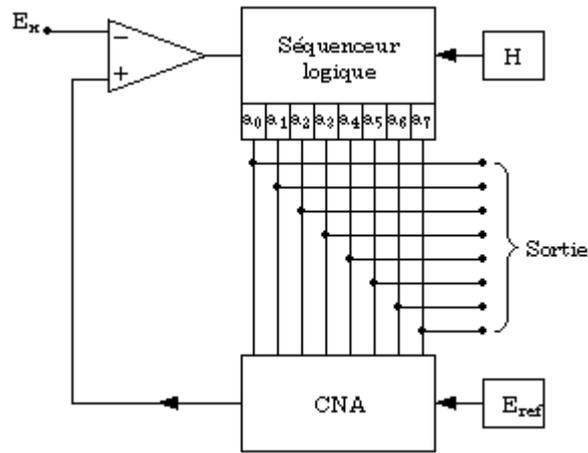


Fig. 24. CAN à approximations successives.

Ce séquenceur ne présente en pratique aucun intérêt, si ce n'est l'aspect pédagogique. Pour un convertisseur 12bits, il faudrait entre 0 et 4095 coups d'horloge : le temps de conversion ne serait pas constant, et surtout, serait beaucoup trop long pour les fortes valeurs de tension d'entrée.

Les décodeurs fonctionnent en fait sur le principe de la dichotomie (figure 25) :

on compare d'abord la tension à mesurer E_x à une tension de référence correspondant à tous les bits à 0 sauf le MSB à 1 (étape 1). Si cette tension de référence est inférieure à E_x , on laisse le MSB à 1, sinon, on le positionne à 0.

tout en laissant le MSB dans l'état déterminé précédemment, on fixe le bit suivant à 1 et on applique le mode opératoire précédent (étape 2).

on procède ainsi de bit en bit, N fois pour un convertisseur à N bits

La conversion est faite rapidement, et le temps de conversion est le même quelle que soit la tension d'entrée.

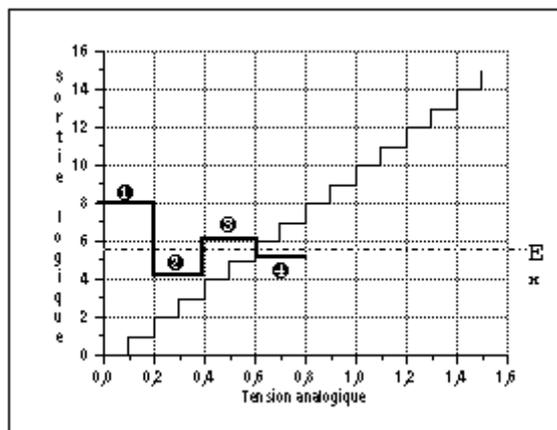


Fig. 25. Approximations par dichotomie.

Un exemple plus concret est donné à la figure 26 (principe de base réduit à 3 bits des ADC 800 et dérivés de chez National Semi-conducteurs).

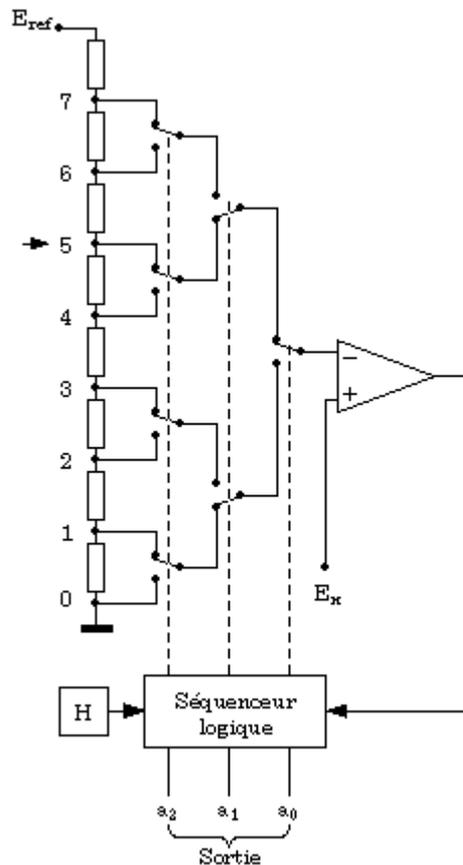


Fig. 26. Exemple de CAN à approximations successives.

On retrouve le réseau de résistances du convertisseur parallèle de la figure 23, mais chaque nœud de ce réseau est connecté non pas à un comparateur, mais à un réseau de commutateurs de connexion (switching tree) dont le point final est relié à l'entrée d'un comparateur ; l'autre entrée de ce comparateur est reliée à la tension à mesurer E_x .

Chaque sortie logique du séquenceur actionne **simultanément** tous les commutateurs de même niveau (situés sur la même verticale sur le schéma).

Sur le schéma, $a_2a_1a_0$ est égal à la valeur binaire 101, soit 5. Si on suit le chemin des commutateurs fermés, on tombe bien sur la référence de tension correspondant à la valeur logique 5, soit 101 en binaire.

En appliquant la règle de séquençement précédente, on trouve le code logique en 3 approximations (CAN à 3 bits).

N.B : l'ensemble composé du réseau de résistances et des commutateurs est bien un CNA : il suffit de relier le point de sortie du réseau de connexion à un ampli suiveur pour avoir un type de CNA non étudié dans le paragraphe précédent mais parfaitement viable ! Il est seulement coûteux en résistances et en commutateurs si on le compare aux CNA à réseau R/2R ou à résistances pondérées.

5.1.3.2. Précision.

Ces convertisseurs sont précis : il suffit d'un bon comparateur associé à un CNA de la résolution voulue pour obtenir la précision désirée.

La rapidité sera limitée par le temps d'établissement du CNA, la vitesse de réaction du comparateur, et la complexité de la logique.

Les convertisseurs 12 bits courants (qui sont beaucoup utilisés en instrumentation) ont un temps de conversion de l'ordre de 10 à 200 μ s, ce qui fait des cadences d'échantillonnage comprises entre 5 et 100kHz environ.

Important : la conversion prend un certain temps ; de plus, vu le principe utilisé, la comparaison ne se fait pas avec des codes binaires successifs. Il est **impératif** dans ce cas de **figer la tension d'entrée pendant la conversion** .

Cette fonction va être réalisée par un **échantillonneur / bloqueur (E/B)** : lorsque l'ordre de conversion est donné par le séquenceur logique, la sortie de l'E/B prend la valeur courante du signal et se fige à cette valeur (effet mémoire).

L'E/B est nécessaire pour éviter des codes manquants et/ou des erreurs de conversion. Il est parfois intégré dans le CAN. Si ce n'est pas le cas, on le placera entre le signal à mesurer et le CAN.

Il faudra veiller à ce que sa précision (offset, erreur de gain) soit compatible avec le CAN placé en aval : inutile de mettre un CAN 16 bits ultra précis derrière un E/B de deuxième catégorie...

De même, on fera attention au temps d'établissement de ce composant.

5.1.3.3. Utilisation.

On retrouve ces composants un peu partout, de l'audio numérique aux cartes d'acquisition de données en passant par l'intégration dans des micro contrôleurs.

Comme les convertisseurs parallèles, ils mesurent des valeurs instantanées d'un signal ; il faudra donc s'assurer que celui-ci est exempt de bruit (du moins dans la limite de la résolution du CAN).

Cette fonction sera assurée par un câblage correct de la chaîne de mesure (revoir les deux premiers chapitres), et un filtrage avant acquisition (attention à la fréquence de cassure du filtre qui servira par la même occasion de filtre anti-repliement --loi de Shannon).

5.1.4. CAN À COMPTAGE D'IMPULSIONS.

Cette catégorie de convertisseur est très répandue : tous les multimètres " de poche " fonctionnent sur ce principe. Ils offrent une grande précision pour un faible coût, mais de par leur principe, ils ne peuvent mesurer que des tensions statiques ou faire des moyennes, contrairement aux convertisseurs précédents qui échantillonnent le signal instantané.

On trouve 4 types de convertisseurs à rampe (de simple à quadruple rampe : le principe reste globalement le même, les rampes supplémentaires venant compenser diverses erreurs), ainsi que des convertisseurs tension-fréquence.

Tous ces convertisseurs sont basés sur une opération de chronométrage (comptage d'impulsions) pendant un temps proportionnel à la tension d'entrée.

5.1.5. Convertisseur simple rampe.

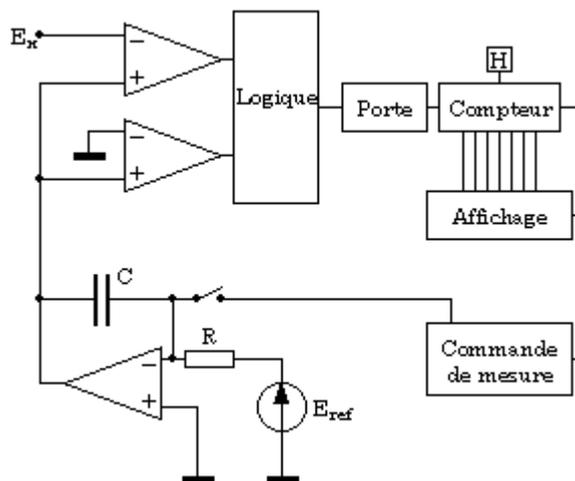


Fig. 27. Convertisseur simple rampe.

Le schéma de principe d'un tel convertisseur est donné figure 27. Les principaux éléments le constituant sont :

- un générateur de rampe (intégration d'une tension de référence).
- deux comparateurs comparant la rampe l'un au zéro, l'autre à la tension à mesurer.
- divers éléments de logique, dont un générateur de porte, une horloge, un compteur et un système d'affichage.

Lorsque la logique commande le démarrage d'une mesure, il y a remise à zéro de l'intégrateur (rampe) et des compteurs ; ensuite, la tension de rampe croît linéairement avec le temps (figure 28).

Quand le premier comparateur bascule à t_0 , la porte autorise le comptage des impulsions délivrées par l'horloge.

Quand le deuxième comparateur bascule, il ferme cette porte, et la valeur contenue dans les compteurs est verrouillée et transmise aux afficheurs.

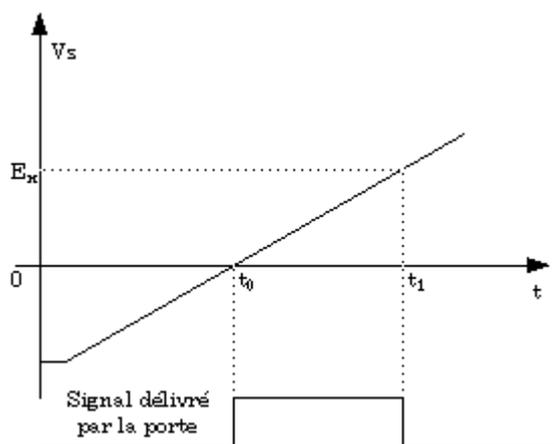


Fig. 28. Tension en sortie d'intégrateur et porte.

On a donc fait un chronométrage des impulsions de l'horloge pendant un temps proportionnel à la tension à mesurer.

Cette tension est égale à :

$$E_x = \frac{E_{ref}}{RC} (t_1 - t_0) \quad [13]$$

Si N est le nombre d'impulsions comptées et F la fréquence de l'horloge, on a :

$$E_x = \frac{E_{ref}}{RC} \frac{N}{F} \quad [14]$$

La pleine échelle sera donnée en nombre de points N_{max} , c'est à dire le comptage maximum autorisé par la dynamique des compteurs. Dans ce cas, la résolution sera l'inverse de N_{max} , et elle sera d'autant meilleure que N_{max} sera grand.

Le résultat montre qu'on aura intérêt à avoir une fréquence d'horloge élevée à rampe donnée pour avoir une bonne résolution.

Il indique aussi le plus gros défaut de ce convertisseur : la mesure dépend de la fréquence d'horloge, de la tension de référence, et des composants R et C de l'intégrateur.

Si on sait faire des horloges à quartz stables et des références de tension de précision, il en est tout autrement avec les capacités servant dans l'intégrateur : la précision initiale est moyenne (sauf tri), et les dérives (vieillessement, température...) difficiles à maîtriser.

L'autre gros défaut est une grande sensibilité au bruit : si la tension d'entrée varie sous l'effet d'une perturbation quelconque, le deuxième comparateur peut fermer la porte et arrêter le processus de comptage : la valeur lue sera fausse.

Il faut noter ici que la tension d'entrée doit impérativement être **fixe** , sinon, on mesure n'importe quoi !

Comme le comptage dure un certain temps, on voit que toutes ces conditions sont difficiles à réunir.

5.1.6. Convertisseur double rampe.

Ce type de convertisseur va pallier les défauts du simple rampe. Le schéma de principe est le suivant :

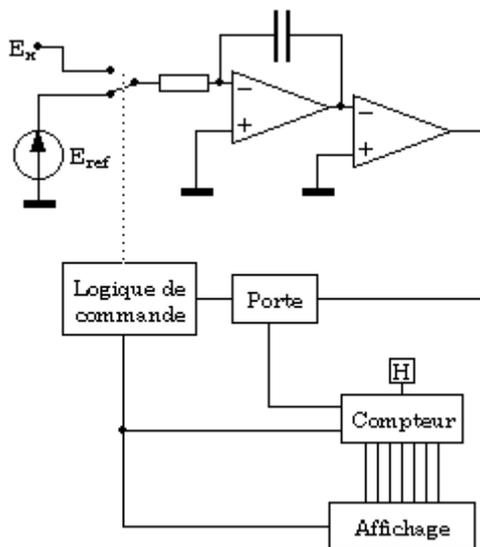


Fig. 29. Schéma de principe du convertisseur double rampe.

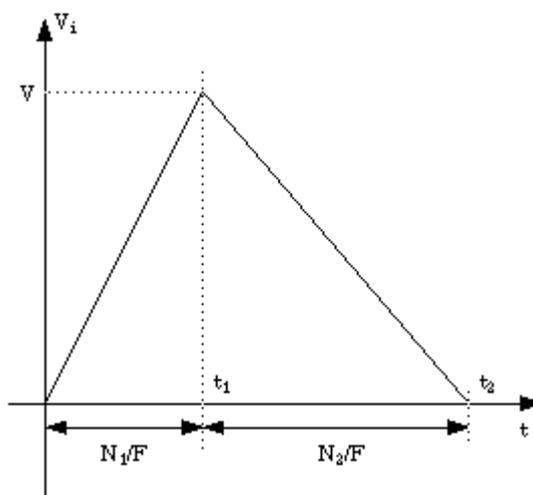


Fig. 30. Tension en sortie d'intégrateur.

La mesure se fait en deux temps :

l'intégrateur ayant été remis à zéro, on commute son entrée sur la tension à mesurer. Le comptage démarre.

quand il atteint un nombre N_1 déterminé, on commute l'entrée de l'intégrateur sur une tension de référence E_{ref} de polarité opposée à E_x . On compte les impulsions d'horloge jusqu'à ce que la tension de sortie de l'intégrateur s'annule, soit N_2 .

Si F est la fréquence de l'horloge, on peut écrire :

$$\frac{E_x}{RC} \frac{N_1}{F} = \frac{E_{ref}}{RC} \frac{N_2}{F} \quad [15]$$

$$E_x = E_{\text{ref}} \frac{N_2}{N_1} \quad [16]$$

La valeur affichée est directement proportionnelle au comptage, et elle est indépendante des composants R et C, et aussi de la fréquence de l'horloge. On pourrait comparer cette méthode à la double pesée avec une balance...

L'autre gros avantage du montage double rampe est son immunité au bruit : le signal étant intégré, seule la valeur moyenne du bruit sera prise en compte, soit une valeur nulle dans la plupart des cas. Si un parasite perturbe le signal lors de la mesure, seule son intégrale sera prise en compte ; s'il est bref, elle sera négligeable, et le résultat très peu modifié.

5.1.6.1. Résolution. Précision.

Pour ce type de convertisseurs, la dynamique n'est plus exprimée en bits, mais en points, qui correspondent à la capacité maximum du compteur.

Les multimètres de poche font 2000 ou 3000 points, les plus évolués en font 20 000 ou 30 000, et les multimètres de laboratoire dépassent allégrement les 100 000 points.

Il ne faut toutefois pas se leurrer quand à leur précision réelle, qui est souvent bien en deçà de la résolution.

Par exemple, un multimètre 2000 points (11 bits équivalent à 2048 points) ne dépasse guère une précision de 0,5% de pleine échelle, soit l'équivalent de 8bits ! Et encore, ceci est valable pour des mesures de tensions continues ; pour les mesures de courant ou de résistances, la précision peut tomber à 1 ou 2%. En fait, ce sont les composants externes au convertisseur (ampli, atténuateur) qui déterminent la précision.

Il faudra donc bien se garder de prendre pour argent comptant la valeur de l'affichage, et se rappeler que (au moins) le digit le moins significatif est faux. Dans tous les cas, il faut consulter la spécification de l'appareil pour connaître sa précision réelle, et ne pas se laisser impressionner par l'affichage...

5.2. Convertisseurs analogiques digitaux et digitaux analogiques " un bit " sigma delta.

5.2.1. I Convertisseurs AD " un bit " .

5.2.1.1. I.1 Présentation

Il est très difficile d'obtenir une conversion analogique digitale qui soit à la fois précise et rapide.

Les convertisseurs à double rampe et les convertisseurs à approximations successives sont précis, mais peu rapides.

Les convertisseurs flash (à comparaisons multiples directes) sont rapides, mais il est difficile d'ajuster les comparateurs internes de poids fort avec une précision de l'ordre de celle du bit de poids faible.

Les nouveaux moyens de communication requièrent pourtant des performances élevées, peu dispersées d'un composant à l'autre, dérivant peu dans le temps, et qui soient compatibles avec un coût raisonnable.

Ce coût dépend entre autres de la quantité de réglage en ligne de production. Il est aussi moindre lorsque le circuit intégré implémentant la fonction est seulement logique.

Aussi a-t-on développé des convertisseurs intégrant surtout des fonctions logiques, le traitement binaire du signal satisfaisant pratiquement à toutes les contraintes énoncées.

5.2.1.2. I.2 Principe du convertisseur " 1 bit " à haute fréquence ; modulateur sigma-delta.

La méthode de conversion repose sur le principe de modulation dit " modulation delta". Il s'agit de coder, non pas le signal directement, mais l'écart entre deux échantillons successifs. Cet écart $x(t) - x_i(t)$ est codé sur un bit par un convertisseur très simple, composé d'un échantillonneur-bloqueur et d'un comparateur. Le signal $y(t)$ à la sortie de ce dernier, bipolaire, représente l'augmentation ou la diminution du signal d'entrée sur un bit. Le signal d'entrée peut être reconstitué par simple intégration, et c'est ainsi que l'on obtient une image de l'échantillon précédent, $x_i(t)$. Le schéma de principe est donné figure 1 :

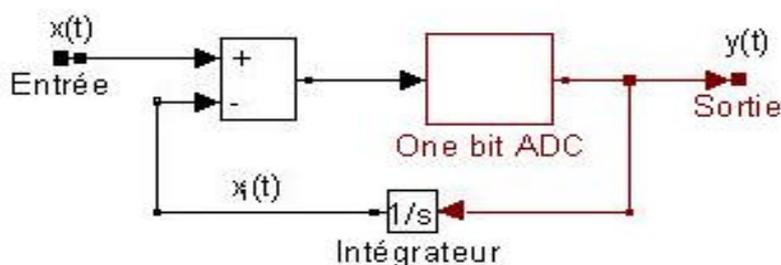


Figure 1 : principe de la modulation delta

La fréquence d'échantillonnage $f_{ech 1}$ peut être très élevée, et même **doit** être très élevée pour obtenir un rapport signal/bruit acceptable. Ceci n'est pas en soi un handicap pour le domaine des communications audio, car on peut sans peine fabriquer des circuits fonctionnant à $f_{ech 1} =$ quelques Mhz. L'intégrateur peut être de très bonne qualité, par exemple à capacités commutées.

La figure 2 illustre le principe de la modulation delta (pour une fréquence d'échantillonnage faible).

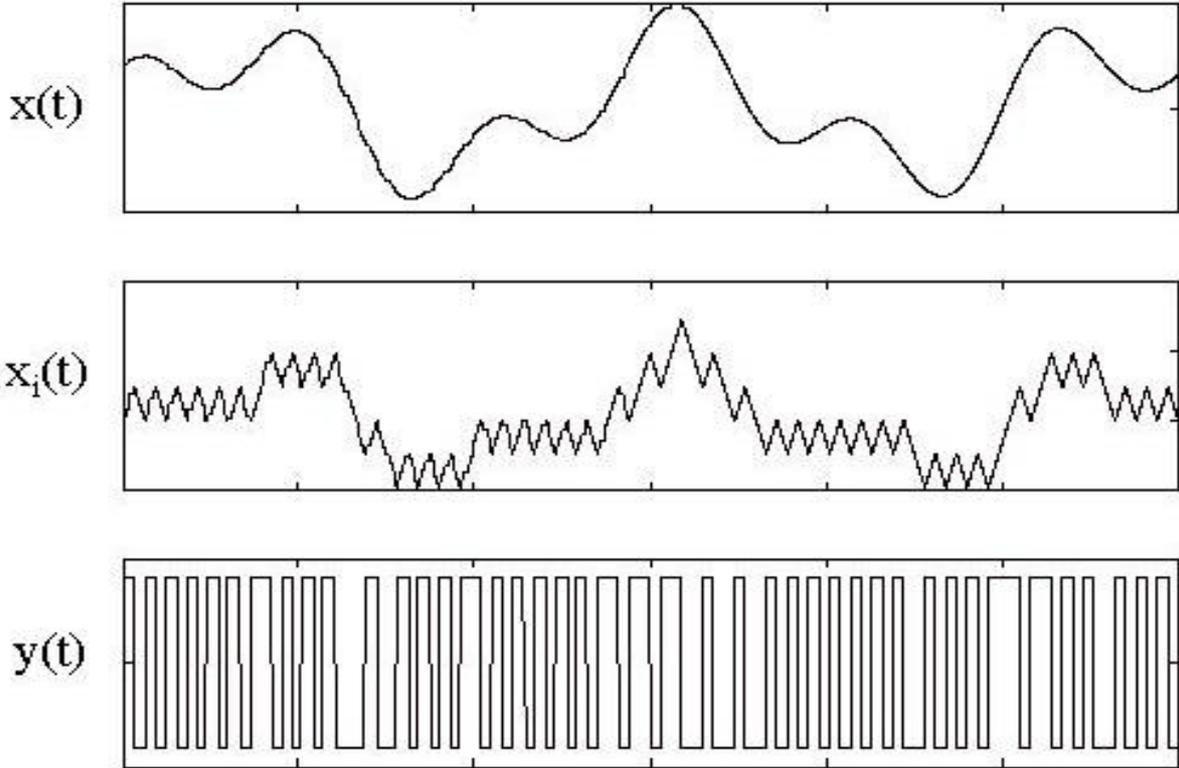


Figure 2 : allure des signaux en modulation delta

Le même modulateur peut être réalisé avec une intégrateur échantillonné synchrone de l'horloge de la chaîne directe. On obtient alors les signaux suivants (figure 3) :

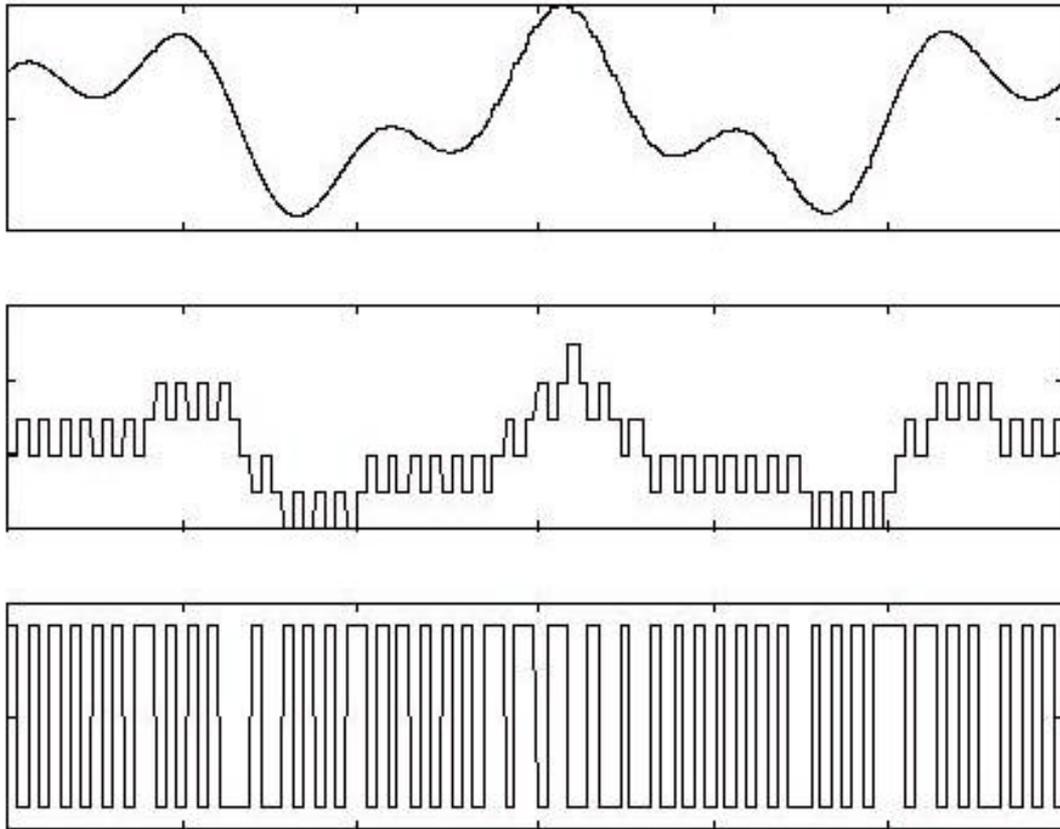


Figure 3 : modulation delta avec intégrateur synchrone

On notera en outre que le fait d'échantillonner largement au-dessus de la fréquence de Nyquist du signal permet d'alléger les contraintes sur le filtre anti-repliement, ce qui facilite sa réalisation. Le bruit de quantification est pour sa part étalé sur un spectre plus large, ce qui diminue sa densité spectrale de puissance.

Le modulateur delta (codage de la variation) associé à la boucle de réaction (comparateur de retour = additionneur = sigma) porte le nom de modulateur "sigma-delta".

5.2.1.3. I.3 La démodulation

Cette opération très simple, déjà vue en I.2), consiste simplement à intégrer le signal $y(t)$, avec éventuellement un filtrage passe-bas en sortie. Ce filtre est aisément implanté à l'aide d'un réseau à capacités commutées.

5.2.1.4. I.4 Obtention d'un code sur n bits

La sortie $y(t)$ peut être convertie en une sortie $z(t)$ codée sur n bits à une fréquence plus faible $f_{ech\ 2}$. Cette opération, dite de **décimation-filtrage**, consiste à ne conserver qu'un nombre restreint d'échantillons, après filtrage numérique.

Une méthode très simple consiste à effectuer la moyenne de n valeurs de $y(t)$, prises à la fréquence $f_{ech\ 1}$, pour créer un échantillon de $z(t)$. On aura donc $f_{ech\ 2} = f_{ech\ 1} / n$.

Cette moyenne peut prendre 2^n valeurs, et le filtre numérique qui la calcule fournira donc une sortie sur n bits.

On a donc réalisé de la sorte un convertisseur AD comportant essentiellement des éléments binaires.

On peut rencontrer d'autres structures reposant sur le même principe, différant essentiellement par la place de l'intégrateur dans la boucle.

5.2.1.5. I.5 Limitations

Saturation de la pente : si on appelle d l'amplitude de la sortie du comparateur et T la période d'échantillonnage, alors la pente maximale du signal de poursuite est d / T ; un signal de pente supérieure ne peut être poursuivi et une distorsion apparaît :

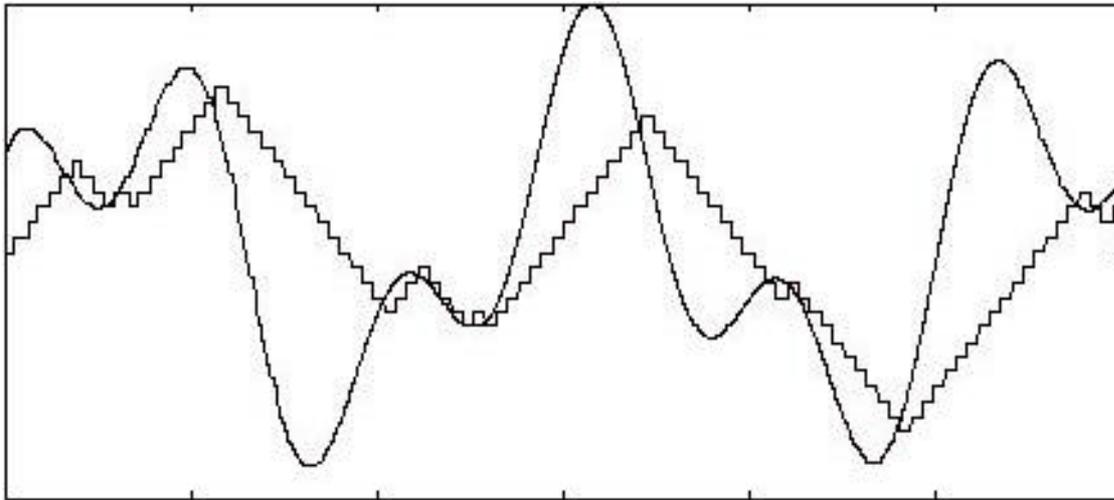


Figure 4 : saturation de la pente du convertisseur

Sous échantillonnage : si la condition de fréquence de Nyquist n'est pas respectée, la conversion est affectée d'aliasing :

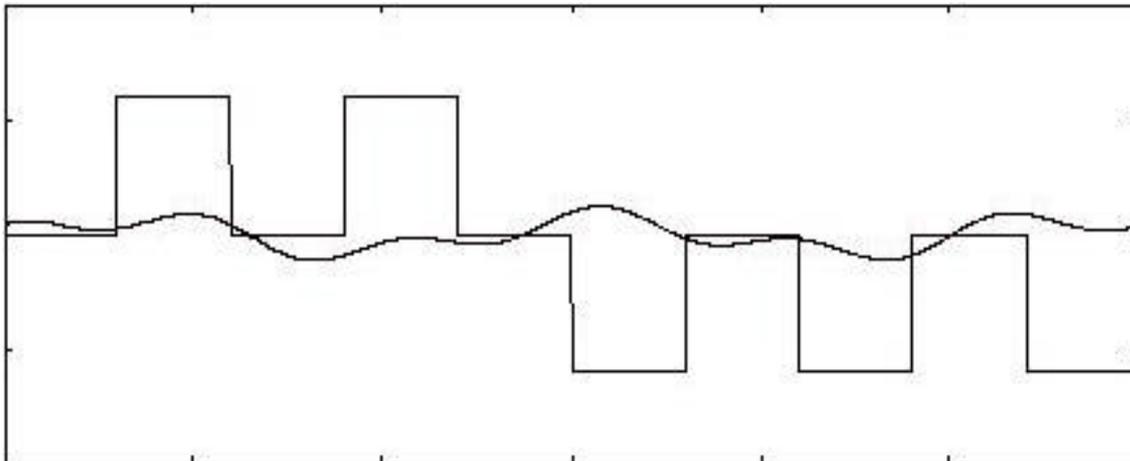


Figure 5 : fréquence d'échantillonnage trop faible

Granularité : si d est trop fort, le signal démodulé est très découpé, et le rapport signal/bruit se détériore (cet effet est analogue à celui qu'on obtient avec un ADC utilisé sur une trop petite gamme d'entrée) :

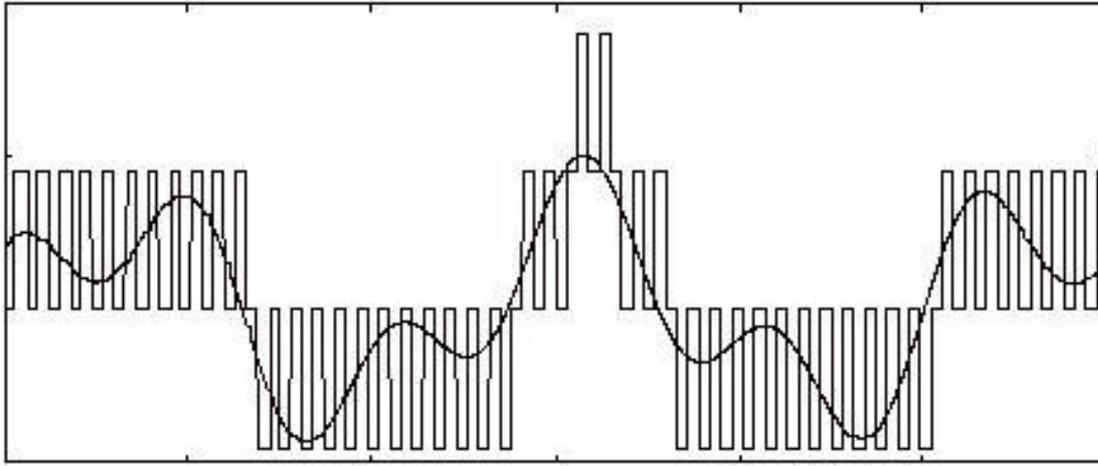


Figure 6 : détérioration du rapport S/B dû à trop de granularité.

5.2.1.6. I.6 Convertisseur adaptatif :

Les systèmes évolués adaptent en temps réel les paramètres de conversion en fonction d'un critère de qualité. Il est ainsi possible d'obtenir des performances régulières sur des signaux présentant un large spectre et une dynamique élevée (c'est le cas par exemple du signal de parole). L'étude des mécanismes d'adaptation sort du cadre de cet exposé, mais les principes directeurs sont les mêmes que ceux des régulateurs d'asservissement adaptatifs.

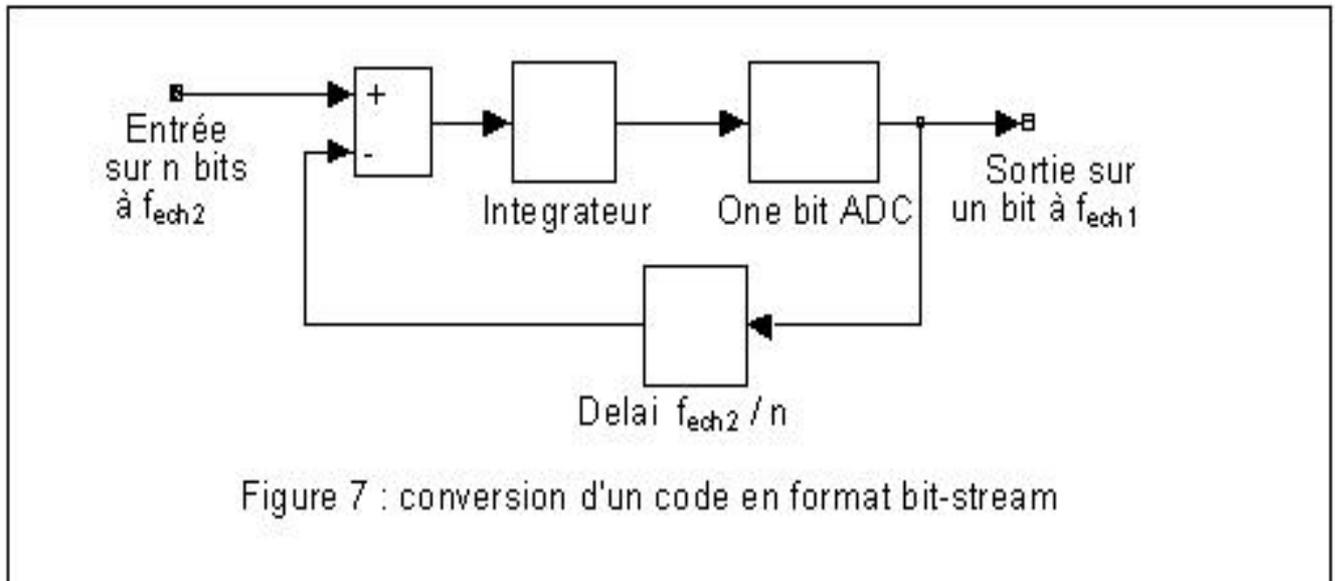
5.2.2. II Convertisseurs digitaux analogiques " un bit ".

5.2.2.1. II.1 Présentation

Les convertisseurs digitaux analogiques habituellement rencontrés reposent sur le principe de l'échelle résistive (ou, ce qui revient au même, sur une batterie de comparateurs), et même s'ils ne présentent pas la lenteur qui caractérise les convertisseurs AD (le moindre CDA convertit en 100 ns !), ils sont soumis aux mêmes limitations en précision, dérive, ajustage, etc... On a donc intérêt à procéder d'une manière similaire à ce qui vient d'être montré : troquer un grand nombre de bits à faible cadence contre un petit nombre à haut débit.

5.2.2.2. II.2 Convertisseurs DA multicalendres (multirate bit-stream DACs)

La première étape est très similaire à celle étudiée dans la section I . Le schéma de principe en est donné figure 7 : une entrée numérique codée sur n bits, à la fréquence $f_{ech\ 2}$ est comparée à l'entrée précédente, et le résultat est quantifié sur un bit. La boucle procède à la fréquence $f_{ech\ 1} = n \times f_{ech\ 2}$.



5.2.2.3. II.3 Conversion analogique : sortie analogique

La sortie à haute fréquence sur un bit peut être dénommée "modulation de densité d'impulsions" (voir les figures de la section I), MDI. Elle peut aussi être codée sous forme de MLI (modulation de largeur d'impulsions) dans certains circuits.

Dans le cas de la MDI, le convertisseur de sortie proprement dit est réalisé à l'aide d'un filtre à capacités commutées suivi d'un simple filtre passe-bas.

5.2.2.4. II.4 Suréchantillonnage de sortie

Les principes évoqués précédemment bénéficient des progrès constants sur la rapidité des circuits : les fréquences de traitement atteignent facilement quelques dizaines de Mhz.

Aussi, il n'est pas rare de rencontrer des circuits qui poussent à leur maximum les concepts d'échantillonnage rapide. L'exemple qui suit concerne les technologies du son.

L'entrée sur n bits est souvent convertie numériquement sur n+m bits (la fréquence étant alors multipliée par m) par un filtre interpolateur (numérique).

Puis, un filtrage numérique passe-bas, à fréquence de coupure 22 kHz, opère une réduction de la bande passante qui facilitera la conversion.

Celle-ci est soit du type direct (jusqu'à 18 bits de résolution), soit du type bit-stream, cette dernière option étant la plus courante actuellement.

5.2.2.5. II.5 Généralisation

Le principe d'intégration utilisé jusqu'à présent peut être généralisé à des intégrateurs multiples. On a alors affaire à des modulateurs sigma delta d'ordre supérieur à un. Nous ne les détaillons pas ici.

6. Table des matières

1.	Introduction	1
1.1.1.	Conversion analogique-numérique	2
1.1.2.	Conversion numérique-analogique	3
1.1.3.	Echantillonnage	5
1.1.4.	Quantification :	7
1.1.5.	Codage	7
1.1.5.1.	Codage PCM	9
1.1.5.2.	Codage différentiel ou codage "delta"	10
1.1.5.3.	Capacité d'un canal numérique bruité - Bande passante d'un signal numérique 11	
1.1.5.4.	Compression	12
1.1.5.5.	Codecs	12
2.	Conversions numérique-analogique et analogique-numérique	13
2.1.1.	généralités	13
2.1.1.1.	Problème de l'acquisition de données	13
2.1.1.2.	Problème inverse de la commande numérique	13
2.1.1.3.	Correspondance analogique-numérique	13
3.	NOTIONS GÉNÉRALES	15
3.1.1.	CONVERSION ANALOGIQUE/NUMÉRIQUE	15
3.1.1.1.	Principe de fonctionnement	15
3.1.1.2.	Définitions	16
3.1.1.3.	Plage de conversion	16
3.1.1.4.	Résolution.	16
3.1.1.5.	Dynamique.	17
3.1.1.6.	Mise en relation	17
3.1.1.7.	Exemple : CAN 3 bits	17
3.1.1.8.	Erreur de quantification. Amélioration.	18
3.1.2.	CONVERSION NUMÉRIQUE/ANALOGIQUE	19
3.1.2.1.	Principe de fonctionnement	19
3.1.3.	Définitions	20
3.1.3.1.	Résolution.	20
3.1.3.2.	Plage de conversion	20
3.1.3.3.	Dynamique.	20
3.1.3.4.	Mise en relation	20
3.1.3.5.	Exemple : CNA 3 bits.	20
3.1.4.	ERREURS DE CONVERSION	21
3.1.4.1.	Erreur de gain	21
3.1.4.2.	Erreur d'offset	21
3.1.4.3.	Erreurs de linéarité	22
3.1.4.4.	Monotonicité (CNA)	23
3.1.4.5.	Codes manquants (CAN)	23
3.1.4.6.	Temps d'établissement (CNA)	24
3.1.4.7.	Temps de conversion (CAN)	24
3.1.4.8.	Précision du convertisseur	24
4.	CONVERSION NUMÉRIQUE / ANALOGIQUE	25
4.1.1.	ARCHITECTURE GÉNÉRIQUE	25
4.1.2.	CNA À RÉSISTANCES PONDÉRÉES	26
4.1.2.1.	Principe.	26

4.1.2.2.	Précision.....	27
4.1.2.3.	Avantages / inconvénients.....	28
4.1.3.	CNA À RÉSEAU R/2R.....	28
4.1.3.1.	Principe	28
4.1.3.2.	Précision.....	30
4.2.	UTILISATION DES CNA.....	31
4.2.1.1.	Utilisation " classique "	31
4.2.1.2.	Amplificateurs à gain programmable.....	31
4.2.1.3.	Filtres programmable	31
4.2.1.4.	Multiplieur.....	31
5.	CONVERSION ANALOGIQUE / NUMÉRIQUE.....	32
5.1.1.	ARCHITECTURE GÉNÉRIQUE.....	32
5.1.2.	CAN PARALLÈLE.....	33
5.1.2.1.	Principe.....	33
5.1.2.2.	Précision.....	34
5.1.2.3.	Utilisation.....	34
5.1.3.	CAN À APPROXIMATIONS SUCCESSIVES.....	34
5.1.3.1.	Principe.....	34
5.1.3.2.	Précision.....	37
5.1.3.3.	Utilisation.....	37
5.1.4.	CAN À COMPTAGE D'IMPULSIONS.....	37
5.1.5.	Convertisseur simple rampe.....	38
5.1.6.	Convertisseur double rampe.....	40
5.1.6.1.	Résolution. Précision.....	41
5.2.	Convertisseurs analogiques digitaux et digitaux analogiques " un bit " sigma delta.....	42
5.2.1.	I Convertisseurs AD " un bit ".....	42
5.2.1.1.	I.1 Présentation	42
5.2.1.2.	I.2 Principe du convertisseur " 1 bit " à haute fréquence ; modulateur sigma-delta.....	42
5.2.1.3.	I.3 La démodulation.....	44
5.2.1.4.	I.4 Obtention d'un code sur n bits.....	44
5.2.1.5.	I.5 Limitations	45
5.2.1.6.	I.6 Convertisseur adaptatif :.....	46
5.2.2.	II Convertisseurs digitaux analogiques " un bit ".....	46
5.2.2.1.	II.1 Présentation	46
5.2.2.2.	II.2 Convertisseurs DA multicalendres (multirate bit-stream DACs) 46	46
5.2.2.3.	II.3 Conversion analogique : sortie analogique.....	47
5.2.2.4.	II.4 Suréchantillonnage de sortie	47
5.2.2.5.	II.5 Généralisation	47
6.	Table des matières	48